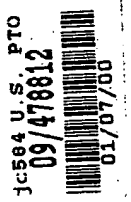


日 本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT



別紙添付の書類に記載されている事項は下記の出願書類に記載されて
る事項と同一であることを証明する。
This is to certify that the annexed is a true copy of the following application as filed
in this Office.

出 願 年 月 日
Date of Application: 1999年 1月20日

願 番 号
Application Number: 平成11年特許願第012498号


願 人
Applicant(s): ソニー株式会社

CERTIFIED COPY OF
PRIORITY DOCUMENT

1999年11月19日

特許庁長官
Commissioner,
Patent Office

近 藤 隆 彦



出証番号 出証特平11-308029!

【書類名】 特許願

【整理番号】 9801146616

【提出日】 平成11年 1月20日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/20

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 猪野 益充

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 浦園 丈展

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 高德 真人

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
社内

【氏名】 菅野 幸保

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 藤野 昌宏

【発明者】

【住所又は居所】 東京都品川区北品川6丁目7番35号 ソニー株式会社
内

【氏名】 眞野 三千雄

【発明者】

【住所又は居所】 東京都品川区北品川 6 丁目 7 番 3 5 号 ソニー株式会社
内

【氏名】 浅野 明彦

【特許出願人】

【識別番号】 000002185

【氏名又は名称】 ソニー株式会社

【代表者】 出井 伸之

【代理人】

【識別番号】 100092336

【弁理士】

【氏名又は名称】 鈴木 晴敏

【電話番号】 0466-54-2640

【手数料の表示】

【予納台帳番号】 010191

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9709206

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体薄膜製造方法及びレーザ照射装置

【特許請求の範囲】

【請求項 1】 基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、

前記アニール工程は、立ち上がりから立ち下がりまで 50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換し、

立ち上がりから立ち下がりまでの間該レーザ光のエネルギー強度を制御して所望の変化を付与する事を特徴とする半導体薄膜製造方法。

【請求項 2】 前記アニール工程は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が小さくなるように傾斜的な変化を付ける事を特徴とする請求項 1 記載の半導体薄膜製造方法。

【請求項 3】 前記アニール工程は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が大きくなるように傾斜的な変化を付ける事を特徴とする請求項 1 記載の半導体薄膜製造方法。

【請求項 4】 前記アニール工程は、該レーザ光のエネルギー強度を制御して所望の変化を付与する際、その変化幅を 300 mJ/cm^2 以下に収める事を特徴とする請求項 1 記載の半導体薄膜製造方法。

【請求項 5】 前記アニール工程は、 100 cm^2 以上の断面積を有するレーザ光のパルスを照射する事を特徴とする請求項 1 記載の半導体薄膜製造方法。

【請求項 6】 基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザ光を照射して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、

立ち上がりから立ち下がりまで 50 ns 以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、

該レーザ光の断面積を一定に整形する整形手段と、

整形された該レーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段と、

立ち上がりから立ち下がりまでの間該レーザ光のエネルギー強度を制御して所望の変化を付与する制御手段とを有する事を特徴とするレーザ照射装置。

【請求項 7】 前記制御手段は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が小さくなるように傾斜的な変化を付ける事を特徴とする請求項 6 記載のレーザ照射装置。

【請求項 8】 前記制御手段は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が大きくなるように傾斜的な変化を付ける事を特徴とする請求項 6 記載のレーザ照射装置。

【請求項 9】 前記制御手段は、該レーザ光のエネルギー強度を制御して所望の変化を付与する際、その変化幅を 300 mJ/cm^2 以下に収める事を特徴とする請求項 6 記載のレーザ照射装置。

【請求項 10】 前記整形手段は、該レーザ光の断面積が 100 cm^2 以上の矩形に整形する事を特徴とする請求項 6 記載のレーザ照射装置。

【請求項 11】 半導体薄膜と、その一面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とを含む積層構成を有する薄膜トランジスタであって、

前記半導体薄膜は、基板の上に非単結晶シリコンを形成した後、立ち上がりから立ち下がりまで 50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものであり、

前記多結晶シリコンは、パルスの立ち上がりから立ち下がりまでの間該レーザ光のエネルギー強度に所望の変化を付与して改質されている事を特徴とする薄膜トランジスタ。

【請求項 12】 所定の間隙を介して互いに接合した一对の基板と、該間隙に保持された電気光学物質とを有し、一方の基板には対向電極を形成し、他方の基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トラン

ジスタを、半導体薄膜とその一面にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置であって、

前記半導体薄膜は、該他方の基板の上に非単結晶シリコンを形成した後、立ち上がりから立ち下がりまで 5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものであり

前記多結晶シリコンは、パルスの立ち上がりから立ち下がりまでの間該レーザ光のエネルギー強度に所望の変化を付与して改質されている事を特徴とする表示装置。

【請求項 1 3】 基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、

前記アニール工程は、該基板を非酸化雰囲気中に保持した状態で、5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回該基板に照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する事を特徴とする半導体薄膜製造方法。

【請求項 1 4】 前記アニール工程は、該基板を真空からなる非酸化雰囲気中に保持した状態でレーザ光を照射する事を特徴とする請求項 1 3 記載の半導体薄膜製造方法。

【請求項 1 5】 前記アニール工程は、該基板を不活性ガスで満たされた非酸化雰囲気中に保持した状態でレーザ光を照射する事を特徴とする請求項 1 3 記載の半導体薄膜製造方法。

【請求項 1 6】 前記アニール工程は、該基板を大気圧下の不活性ガス又は加圧された不活性ガスで満たされた非酸化雰囲気中に保持した状態でレーザ光を照射する事を特徴とする請求項 1 5 記載の半導体薄膜製造方法。

【請求項 1 7】 前記アニール工程は、 5 cm^2 以上の断面積を有するレーザ光のパルスを照射する事を特徴とする請求項 1 3 記載の半導体薄膜製造方法。

【請求項 18】 前記アニール工程は、該レーザ光のエネルギー強度を 400 mJ/cm^2 から 600 mJ/cm^2 までの範囲に制御して該基板に照射する事を特徴とする請求項 13 記載の半導体薄膜製造方法。

【請求項 19】 基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザ光を照射して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、

50 ns 以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、
該レーザ光の断面積を一定に整形する整形手段と、

予め半導体薄膜が形成された基板を非酸化雰囲気中に保持する保持手段と、

整形された該レーザ光のパルスを非酸化雰囲気中に保持された該基板に少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段とを有する事を特徴とするレーザ照射装置。

【請求項 20】 前記保持手段は、該基板を真空からなる非酸化雰囲気中に保持する事を特徴とする請求項 19 記載のレーザ照射装置。

【請求項 21】 前記保持手段は、該基板を不活性ガスで満たされた非酸化雰囲気中に保持する事を特徴とする請求項 19 記載のレーザ照射装置。

【請求項 22】 前記保持手段は、該基板を大気圧下の不活性ガス又は加圧された不活性ガスで満たされた非酸化雰囲気中に保持する事を特徴とする請求項 21 記載のレーザ照射装置。

【請求項 23】 前記整形手段は、レーザ光のパルスを 5 cm^2 以上の断面積を有する矩形に整形する事を特徴とする請求項 19 記載のレーザ照射装置。

【請求項 24】 前記照射手段は、該レーザ光のエネルギー強度を 400 mJ/cm^2 から 600 mJ/cm^2 までの範囲に制御して該基板に照射する事を特徴とする請求項 19 記載のレーザ照射装置。

【請求項 25】 半導体薄膜と、その一面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とを含む積層構成を有する薄膜トランジスタであって、

前記半導体薄膜は、基板の上に非単結晶シリコンを形成した後、該基板を非酸化雰囲気中に保持した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積

を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものである事を特徴とする薄膜トランジスタ。

【請求項 2 6】 所定の間隙を介して互いに接合した一对の基板と、該間隙に保持された電気光学物質とを有し、一方の基板には対向電極を形成し、他方の基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トランジスタを、半導体薄膜とその一面にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置であって、

前記半導体薄膜は、該他方の基板の上に非単結晶シリコンを形成した後、該他方の基板を非酸化雰囲気中に保持した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものである事を特徴とする表示装置。

【請求項 2 7】 基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、

前記アニール工程は、該基板を均一に加熱した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回該基板に照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する事を特徴とする半導体薄膜製造方法。

【請求項 2 8】 前記アニール工程は、該基板を真空雰囲気中に保持しつつ加熱した状態でレーザ光を照射する事を特徴とする請求項 2 7 記載の半導体薄膜製造方法。

【請求項 2 9】 前記アニール工程は、該基板を不活性ガス雰囲気中に保持しつつ加熱した状態でレーザ光を照射する事を特徴とする請求項 2 7 記載の半導体薄膜製造方法。

【請求項 3 0】 基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザ光を照射して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、

50 ns 以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、
 該レーザ光の断面積を一定に整形する整形手段と、
 予め半導体薄膜が形成された基板を均一に加熱する加熱手段と、
 整形された該レーザ光のパルスを該加熱された基板に少なくとも一回照射して、
 該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段とを有する事を特徴とするレーザ照射装置。

【請求項 31】 前記加熱手段は、ガラスからなる該基板を 300℃乃至 450℃の範囲で均一に加熱する事を特徴とする請求項 30 記載のレーザ照射装置。

【請求項 32】 前記加熱手段は、該基板を載置するステージに内蔵した熱源からなる事を特徴とする請求項 30 記載のレーザ照射装置。

【請求項 33】 前記加熱手段は、該基板を真空雰囲気に保持した状態で加熱する事を特徴とする請求項 30 記載のレーザ照射装置。

【請求項 34】 前記加熱手段は、該基板を不活性ガス雰囲気に保持した状態で加熱する事を特徴とする請求項 30 記載のレーザ照射装置。

【請求項 35】 半導体薄膜と、その一面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とを含む積層構成を有する薄膜トランジスタであって、

前記半導体薄膜は、基板の上に非単結晶シリコンを形成した後、該基板を均一に加熱した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものである事を特徴とする薄膜トランジスタ。

【請求項 36】 半導体薄膜と、その上面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して該半導体薄膜の上に重ねられたゲート電極とを含む積層構成を有する請求項 35 記載の薄膜トランジスタ。

【請求項 37】 所定の間隙を介して互いに接合した一对の基板と、該間隙に保持された電気光学物質とを有し、一方の基板には対向電極を形成し、他方の基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トラン

ジスタを、半導体薄膜とその一面にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置であって、

前記半導体薄膜は、該他方の基板の上に非単結晶シリコンを形成した後、該他方の基板を均一に加熱した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものである事を特徴とする表示装置。

【請求項 3 8】 基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、

前記アニール工程は、該基板を室温以下に冷却した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回該基板に照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する事を特徴とする半導体薄膜製造方法。

【請求項 3 9】 前記アニール工程は、レーザ光の照射を受けて上昇した基板温度より 50℃ 以上低い温度で冷却を行なう事を特徴とする請求項 3 8 記載の半導体薄膜製造方法。

【請求項 4 0】 前記アニール工程は、レーザ光の照射を受けて上昇した基板温度より 100℃ 以上低い温度で冷却を行なう事を特徴とする請求項 3 8 記載の半導体薄膜製造方法。

【請求項 4 1】 前記アニール工程は、 10 cm^2 乃至 100 cm^2 の断面積を有するレーザ光のパルスを照射する事を特徴とする請求項 3 8 記載の半導体薄膜製造方法。

【請求項 4 2】 基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザ光を照射して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、

50 ns 以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、

該レーザ光の断面積を一定に整形する整形手段と、

予め半導体薄膜が形成された基板を室温以下に冷却する冷却手段と、

整形された該レーザ光のパルスを該冷却された基板に少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段とを有する事を特徴とするレーザ照射装置。

【請求項 4 3】 前冷却手段は、レーザ光の照射を受けて上昇した基板温度より 5 0℃以上低い温度で冷却を行なう事を特徴とする請求項 4 2 記載のレーザ照射装置。

【請求項 4 4】 前冷却手段は、レーザ光の照射を受けて上昇した基板温度より 5 0℃以上低い温度で冷却を行なう事を特徴とする請求項 4 2 記載のレーザ照射装置。

【請求項 4 5】 半導体薄膜と、その一面に重ねられたゲート絶縁膜と、ゲート絶縁膜を介して該半導体薄膜に重ねられたゲート電極とを含む積層構成を有する薄膜トランジスタであって、

前記半導体薄膜は、基板の上に非単結晶シリコンを形成した後、該基板を室温以下に冷却した状態で、5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものである事を特徴とする薄膜トランジスタ。

【請求項 4 6】 所定の間隙を介して互いに接合した一对の基板と、該間隙に保持された電気光学物質とを有し、一方の基板には対向電極を形成し、他方の基板には画素電極及びこれを駆動する薄膜トランジスタを形成し、該薄膜トランジスタを、半導体薄膜とその一面にゲート絶縁膜を介して重ねられたゲート電極とで形成した表示装置であって、

前記半導体薄膜は、該他方の基板の上に非単結晶シリコンを形成した後、該他方の基板を室温以下に冷却した状態で、5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該非単結晶シリコンを一括で多結晶シリコンに転換したものである事を特徴とする表示装置。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は、半導体薄膜製造方法及びレーザ照射装置に関する。レーザ照射装置は半導体薄膜製造方法において、エキシマレーザ光を用いて半導体薄膜を結晶化する為に使われる。

【0002】

【従来の技術】

半導体薄膜は例えば薄膜トランジスタの活性層に用いられる。透明絶縁基板に作成する薄膜トランジスタの活性層には、例えば多結晶シリコンからなる半導体薄膜が用いられる。多結晶シリコンは単結晶シリコンに比べ、シリコン原子の未結合手が高密度に存在しているので、それら未結合手が薄膜トランジスタのスイッチングオフ時において、リーク電流の発生原因になっている。その結果、スイッチオン時の動作速度を低下させる原因にもなっている。従って、薄膜トランジスタ（TFT）の特性を向上させるには、結晶欠陥が少ない均一性に優れた多結晶シリコン薄膜を形成することが必要である。その様な多結晶シリコン薄膜の形成方法としては、化学的気相成長法や固相成長法などが提案されている。又、リーク電流などの原因になる未結合手を減少させる手段としては、多結晶シリコン薄膜中に水素をドーピングすることによって、未結合手を終端化させる水素化技術が行なわれている。しかしながら、化学的気相成長法によって大きな粒径の結晶を成長させて、多結晶シリコン薄膜を形成すると、その膜厚は不均一になる。この為、多結晶シリコン薄膜を用いて素子特性の均一なトランジスタを形成することは困難である。

【0003】

未結合手による粒界トラップ密度を低減化する為に、エキシマレーザ光を用いたアニール処理を行なう方法も提案されている。エキシマレーザ光は紫外波長である為シリコンの吸収係数が大きく、シリコン表面付近のみを局部的に加熱できるという利点がある。局部的に加熱されたシリコンは冷却過程で結晶化することになる。エキシマレーザ光を用いたアニール処理は下地（ガラス基板、下層LSIの接合部など）に悪影響を与えることがない。レーザアニールの方法としては、第一に非晶質シリコン薄膜に直接エキシマレーザ光を照射して多結晶に転換す

る場合と、第二に固相成長後の多結晶シリコン薄膜に対して膜全体が溶融しないエネルギー強度でエキシマレーザ光を照射してアニールする場合がある。

【0004】

【発明が解決しようとする課題】

第一の非晶質シリコン薄膜への直接アニール法は、第二の方法と比較してプロセスが簡単で、将来のLSIの量産化に有利である。又、一回のエキシマレーザ光照射で大面積を一度にアニール処理できれば、更に量産化に有利である。しかしながら、非晶質シリコン薄膜への直接アニールに従来のレーザ照射装置を用いた場合、粒界トラップ密度が少なく結晶性の良い多結晶シリコン薄膜を得るのに十分な、シングルショットで大面積且つエネルギーの断面分布が均一なエキシマレーザ光を得ることは困難であった。この点を補う為、近年シングルショットで大面積を一括アニール処理することが可能な大出力エネルギーを持ったエキシマレーザ照射装置が開発されている。又、エキシマレーザ光を用いたアニールの効果を高める為、基板を予め数百度に加熱して非晶質シリコンへの直接アニールを施す手法が提案されている。しかし、この大出力エネルギーのエキシマレーザ照射装置でも、粒界トラップ密度が少なく且つ結晶性の良い多結晶シリコン薄膜を得る為のプロセス条件が確立されていない。しかも従来の非晶質シリコンへの直接アニール法では、得られる多結晶シリコンの結晶粒径は平均で50nm以下であり、更なる結晶粒の大型化が望まれている。そこで、本発明は、結晶性を従来以上に向上させた多結晶シリコン薄膜の形成方法、及びその多結晶シリコン薄膜を活性層に用いることで、電気的特性に優れた薄膜トランジスタのチャネル形成方法を提供することを目的とする。

【0005】

前述した様に、多結晶シリコン薄膜トランジスタを作成する方法として、レーザアニールによる結晶化が用いられている。特に、発光時間が50nsを超える大出力のレーザ照射装置を用いたレーザアニールにおいては、従来大気中で結晶化処理を行なっている。しかしながら、これでは大気中の酸素とシリコンが結合することにより、結晶欠陥となってしまう為、多結晶シリコンの粒径（グレインサイズ）から期待される程度にまで薄膜トランジスタの移動度が改善されてい

い。そこで、本発明は多結晶シリコン薄膜を活性層とする薄膜トランジスタの移動度を改善することを目的とする。

【 0 0 0 6 】

従来の低出力レーザ照射装置は、トータルのレーザエネルギーが小さい為（0.5 J 程度）、大きな基板で結晶化を行なう場合には、例えば 200 mm × 0.6 mm 程度のライン状ビームにレーザ光を整形することにより、そのエネルギー密度（エネルギー強度）を $300 \text{ mJ} / \text{cm}^2$ 程度とし、このライン状ビームを短軸方向に例えば 95 % 程度の重なりでオーバーラップ走査することにより、基板全面の結晶化を行なっていた。しかし、この方法ではレーザ光の出力安定性が悪い為（現状では ± 10 % 程度）、突発的にレーザ光が強くなった部分や弱くなった部分で結晶の不均一性が生じる。不均一な部分に回路などが形成されると、動作不良の原因となっていた。そこで、近年では、前述した様に高出力のレーザ照射装置を用いて、ある程度の領域（例えば 3 cm × 5 cm 程度）を一度に一括して結晶化する方法が注目されており、例えば特開平 7 - 2 3 5 4 9 0 号公報に開示されている。非常に高出力（5 乃至 10 J 以上）のレーザ照射装置があれば、基板の全面を一括で結晶化することが望ましい。しかし、現実的にはトータルの出力エネルギーが 10 J を超えるレーザ照射装置の開発は困難である。よって、大型基板（例えば 30 cm × 30 cm 以上）の全面を一括一度に結晶化することは事実上不可能であった。この為、ある程度の領域（3 cm × 5 cm 程度）に分けて結晶化を行なう。この方法を用いると、レーザ照射領域のつなぎ部分で不均一性が発生しやすくなる。又、照射レーザのショット間のエネルギーのばらつきによって、トランジスタ特性の不均一性が生じる。この結果、薄膜トランジスタを集積形成してアクティブマトリクス表示装置を形成した場合、画素アレイ部では不均一な表示になったり、周辺の駆動回路部分では動作マージンの減少などが生じる。又、一括照射による結晶化に用いる大出力のレーザ照射装置は発振周波数が 1 Hz 以下で、発振周波数が数百 Hz に達する低出力のレーザアニール照射装置に比べて生産性があまり良くない傾向がある。そこで本発明は、大出力のレーザ照射装置を改善して結晶の均一性に優れた半導体薄膜を作成することを目的とする。

【0007】

多結晶シリコンなどの多結晶半導体薄膜を得る為には、上述した様に、レーザー光を照射して半導体薄膜を非晶質から多結晶に転換している。レーザー光の照射を行なう際には半導体薄膜を成膜した基板は室温状態に保持するかあるいは加熱する。しかし、この方法だと結晶粒は大きくなるが、多結晶半導体薄膜を活性層に用いたTFTの閾電圧やオン電流などの特性は大きくばらついてしまう。そこで、本発明は特性変動やばらつきの少ない多結晶半導体薄膜を製造することを目的とする。

【0008】

【課題を解決する為の手段】

上述した従来の技術の課題を解決し本発明の目的を達成する為に以下の手段を講じた。即ち、本発明の第一側面は、基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザー光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、前記アニール工程は、立ち上がりから立ち下がりまで50 ns以上の発光時間幅を有し且つ一定の断面積を有するレーザー光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換し、立ち上がりから立ち下がりまでの間該レーザー光のエネルギー強度を制御して所望の変化を付与する事を特徴とする。好ましくは、前記アニール工程は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が小さくなるように傾斜的な変化を付ける事を特徴とする。或いは、前記アニール工程は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が大きくなるように傾斜的な変化を付ける事を特徴とする。好ましくは、前記アニール工程は、該レーザー光のエネルギー強度を制御して所望の変化を付与する際、その変化幅を 300 mJ/cm^2 以下に収める。好ましくは、前記アニール工程は、 100 cm^2 以上の断面積を有するレーザー光のパルスを照射する。更に本発明の第一側面は、基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザー光を照射して比較的粒径の大きな多結晶に転換するレーザー照射装置であって、立ち上がりから立ち下がりまで50 ns以上の発光時間幅を有するレーザー光のパルスを発するレ

ーザ光源と、該レーザー光の断面積を一定に整形する整形手段と、整形された該レーザー光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段と、立ち上がりから立ち下がりまでの間該レーザー光のエネルギー強度を制御して所望の変化を付与する制御手段とを有する事を特徴とする。好ましくは、前記制御手段は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が小さくなるように傾斜的な変化を付ける事を特徴とする。或いは、前記制御手段は、立ち上がり時のエネルギー強度よりも立ち下がり時のエネルギー強度が大きくなるように傾斜的な変化を付ける事を特徴とする。好ましくは、前記制御手段は、該レーザー光のエネルギー強度を制御して所望の変化を付与する際、その変化幅を 300 mJ/cm^2 以下に収める。好ましくは、前記整形手段は、該レーザー光の断面積が 100 cm^2 以上の矩形に整形する事を特徴とする。

【0009】

本発明の第二側面は、基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザー光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、前記アニール工程は、該基板を非酸化雰囲気中に保持した状態で、 50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザー光のパルスを少なくとも一回該基板に照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する事を特徴とする。好ましくは、前記アニール工程は、該基板を真空からなる非酸化雰囲気中に保持した状態でレーザー光を照射する事を特徴とする。或いは、前記アニール工程は、該基板を不活性ガスで満たされた非酸化雰囲気中に保持した状態でレーザー光を照射する事を特徴とする。この場合、前記アニール工程は、該基板を大気圧下の不活性ガス又は加圧された不活性ガスで満たされた非酸化雰囲気中に保持した状態でレーザー光を照射する。好ましくは、前記アニール工程は、 5 cm^2 以上の断面積を有するレーザー光のパルスを照射する。好ましくは、前記アニール工程は、該レーザー光のエネルギー強度を 400 mJ/cm^2 から 600 mJ/cm^2 までの範囲に制御して該基板に照射する。更に本発明の第二側面は、基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザー光を照射

して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、50 ns以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、該レーザ光の断面積を一定に整形する整形手段と、予め半導体薄膜が形成された基板を非酸化雰囲気中に保持する保持手段と、整形された該レーザ光のパルスを非酸化雰囲気中に保持された該基板に少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段とを有する事を特徴とする。好ましくは、前記保持手段は、該基板を真空からなる非酸化雰囲気中に保持する。好ましくは、前記保持手段は、該基板を不活性ガスで満たされた非酸化雰囲気中に保持する。好ましくは、前記保持手段は、該基板を大気圧下の不活性ガス又は加圧された不活性ガスで満たされた非酸化雰囲気中に保持する。好ましくは、前記整形手段は、レーザ光のパルスを 5 cm^2 以上の断面積を有する矩形に整形する。好ましくは、前記照射手段は、該レーザ光のエネルギー強度を 400 mJ/cm^2 から 600 mJ/cm^2 までの範囲に制御して該基板に照射する。

【0010】

本発明の第三側面は、基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、前記アニール工程は、該基板を均一に加熱した状態で、50 ns以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回該基板に照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する事を特徴とする。好ましくは、前記アニール工程は、該基板を真空雰囲気中に保持しつつ加熱した状態でレーザ光を照射する。或いは、前記アニール工程は、該基板を不活性ガス雰囲気中に保持しつつ加熱した状態でレーザ光を照射する。更に本発明の第三側面は、基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザ光を照射して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、50 ns以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、該レーザ光の断面積を一定に整形する整形手段と、予め半導体薄膜が形成された基板を均一に加熱する加熱手段と、整形された該レーザ光のパルスを該加熱された基板に少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半

導体薄膜を一括で多結晶に転換する照射手段とを有する事を特徴とする。好ましくは、前記加熱手段は、ガラスからなる該基板を 3 0 0℃乃至 4 5 0℃の範囲で均一に加熱する。好ましくは、前記加熱手段は、該基板を載置するステージに内蔵した熱源からなる。好ましくは、前記加熱手段は、該基板を真空雰囲気に保持した状態で加熱する。或いは、前記加熱手段は、該基板を不活性ガス雰囲気に保持した状態で加熱する。

【 0 0 1 1 】

本発明の第四側面は、基板の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の該半導体薄膜を多結晶に転換するアニール工程とを行なう半導体薄膜製造方法であって、前記アニール工程は、該基板を室温以下に冷却した状態で、5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回該基板に照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する事を特徴とする。好ましくは、前記アニール工程は、レーザ光の照射を受けて上昇した基板温度より 5 0℃以上低い温度で冷却を行なう。より好ましくは、前記アニール工程は、レーザ光の照射を受けて上昇した基板温度より 1 0 0℃以上低い温度で冷却を行なう。好ましくは、前記アニール工程は、1 0 c m²乃至 1 0 0 c m²の断面積を有するレーザ光のパルスを照射する。更に本発明の第四側面は、基板の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜に、レーザ光を照射して比較的粒径の大きな多結晶に転換するレーザ照射装置であって、5 0 n s 以上の発光時間幅を有するレーザ光のパルスを発するレーザ光源と、該レーザ光の断面積を一定に整形する整形手段と、予め半導体薄膜が形成された基板を室温以下に冷却する冷却手段と、整形された該レーザ光のパルスを該冷却された基板に少なくとも一回照射して、該断面積に対応する照射領域に含まれる該半導体薄膜を一括で多結晶に転換する照射手段とを有する事を特徴とする。好ましくは、前冷却手段は、レーザ光の照射を受けて上昇した基板温度より 5 0℃以上低い温度で冷却を行なう。より好ましくは、前記冷却手段は、レーザ光の照射を受けて上昇した基板温度より 1 0 0℃以上低い温度で冷却を行なう。

【 0 0 1 2 】

本発明の第一側面によれば、透明ガラスなどからなる絶縁基板に多結晶シリコンなどからなる多結晶半導体薄膜を作成するレーザ照射装置において、レーザ光の照射開始から照射終了までの時間に、エネルギー強度を変化させることにより、多結晶半導体薄膜の改質を図っている。又、本発明の第二側面によれば、薄膜トランジスタの活性層となる多結晶シリコンなどからなる半導体薄膜の結晶化工程において、真空雰囲気下もしくは不活性ガス雰囲気中でレーザ光を照射している。この際、発光時間が 50 ns 以上で照射面積が例えば 5 cm^2 以上の大出力エキシマレーザ光を用いて、同一箇所になくとも一回照射することにより、多結晶シリコン薄膜の結晶成長を行なう。酸素を遮断した非酸化雰囲気で大出力レーザ光の一括照射を行ない、結晶欠陥の発生を未然に防いでいる。本発明の第三側面によれば、一定以上の照射領域を一括で結晶化可能なレーザ照射装置において、特性の均一性を改善し且つ生産性を改善する目的の為に、基板加熱機構を付加している。更に、この基板加熱機構を真空中もしくは不活性ガス中に保持する。大出力のレーザ光を照射する際、基板加熱を行なうことで、結晶の均一性が改善されるとともに、生産性も向上する。本発明の第四側面によれば、多結晶半導体薄膜を作成する際、大出力のレーザ光を一度に例えば 10 cm^2 乃至 100 cm^2 の照射領域で結晶化する際、基板の温度を 10°C 以下に冷却している。この様に基板の温度を制御することで、結晶粒径は大型化しないものの、ばらつきが抑制された均一な多結晶半導体薄膜を得ることができる。

【 0 0 1 3 】

【発明の実施の形態】

以下図面を参照して本発明の実施の形態を詳細に説明する。図 1 は本発明に係る半導体薄膜製造方法の第一実施形態を示す模式図である。本半導体薄膜製造方法は、基本的に基板の表面に非晶質シリコン又は比較的粒径の小さな多結晶シリコンなどからなる非単結晶の半導体薄膜を形成する成膜工程と、レーザ光を照射して非単結晶の半導体薄膜を多結晶に転換するアニール工程とからなる。(A) に示す様に、アニール工程は、立ち上がりから立ち下がりまで 50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、レーザ光の断面積に対応する照射領域に含まれる半導体薄膜を一括で多

結晶に転換する。この際、立ち上がりから立ち下がりまでの間レーザー光のエネルギー強度を制御して所望の変化を付与することを特徴とする。本例では、(A)に示す様に、立ち上がり時のエネルギー強度（例えば 450 mJ/cm^2 ）よりも立ち下がり時のエネルギー強度（ 150 mJ/cm^2 ）が小さくなる様に傾斜的な変化をつけている。このアニール工程では、例えば 100 cm^2 以上の断面積を有するレーザー光のパルス照射をすることができる。

【0014】

(B) は、レーザー光のパルスの立ち上がり完了時点における半導体薄膜の状態を模式的に表わすものである。ガラスなどからなる絶縁基板 0 の上には例えば非晶質シリコンからなる半導体薄膜 4 が予め形成されている。非晶質シリコン半導体薄膜 4 は結晶化の種となる微小な核 K を含んでいる。レーザー光パルスの立ち上がり完了時点では、半導体薄膜 4 はほぼ溶融しているが、核 K はそのまま残存している。続いて (C) はレーザー光パルスの立ち下がった後の状態を模式的に表わしている。レーザー光パルスの立ち下がりとともに絶縁基板 0 は冷却過程に入るのので、溶融したシリコンは結晶化され、非晶質半導体薄膜 4 が多結晶半導体薄膜 5 に転換される。この際、多結晶半導体薄膜 5 に含まれる結晶粒 T は核 K を種として成長したものである。本実施形態では、レーザー光の照射開始時点におけるエネルギー強度を終了時点に比べて高く設定している。これにより、基板温度は最初上昇し、その後下降する。この様に、エネルギー強度に下り勾配を付けることで、一旦溶融したシリコンが核 K を中心として徐々に結晶の配向性を維持しながら結晶成長を行なうことが可能になる。結晶化に重要な冷却過程を穏やかにできるので、結晶化が十分に行なわれ、隣り合う結晶粒の間に非結晶領域が残ることがない。

【0015】

図 2 は半導体薄膜製造方法の参考例を示す模式図であり、(A) はそのアニール工程に用いたレーザー光パルスの時間変化を模式的に表わしたものである。この参考例では、レーザー光パルスの立ち上がり立ち下がり間のレーザー光強度を一定に保っている。この場合 (B) に示す様に、レーザー光パルスの立ち上がり完了時点で、非晶質シリコンからなる半導体薄膜 4 は溶融し、且つ結晶成長の種とな

る核Kをある割合で含んでいる。この後(C)に示す様に、一定の強度に保たれたレーザ光パルスが立ち下がった時点で、急激に冷却過程に入り、非晶質半導体薄膜4は多結晶半導体薄膜5に転換される。しかし、冷却過程が急激である為、多結晶半導体薄膜5に含まれる各結晶粒Tの間には、結晶化し切れなかった非結晶領域Hが残されてしまう。

【0016】

図3は、本発明の第一実施形態に係る半導体薄膜製造方法の他の例を示す模式図であり、図1に示した先の例と対応する部分には対応する参照番号を付して理解を容易にしている。本実施例では、立ち上がり時のエネルギー強度(150 mJ/cm^2)よりも立ち下がり時のエネルギー強度(450 mJ/cm^2)が大きくなる様に上り勾配の変化を付けたレーザ光パルスを照射している。この場合、レーザ光のエネルギー強度を制御して所望の変化を付与する際、その変化幅を 300 mJ/cm^2 以下に収めている。(B)はレーザ光パルスの立ち下がり直前における半導体薄膜4の状態を模式的に表わしている。絶縁基板0に予め成膜された非晶質半導体薄膜4はレーザ光パルスの照射を受けて熔融する。この際、パルスのエネルギー強度に上り勾配が付けられている為、半導体薄膜4は徐々に加熱され、この影響で核Kの残存数が少なくなる。この後(C)に示す様に、核kの残存数が少なくなった状態で冷却過程に入る為、得られた多結晶半導体薄膜5に含まれる結晶粒Tの数が少なくなり、その分個々の結晶粒Tの寸法は 50 nm 以上の大粒径になる。この様に、レーザ光強度を徐々に上昇させることにより、基板に発生する結晶核の数は軽減する。結晶成長はこの結晶核の数により決定される為、結晶核の間隔の大きい方が、大きな結晶が得られることになる。尚、一般に、レーザ光パルスの立ち上がり時点のレーザ光強度と立ち下がり時点のレーザ光強度の差は、 300 mJ/cm^2 以下であることが必要である。これは、シリコンの固相状態の転移つまり、シリコン原子とシリコン原子の結合手が切断され、液相状態からの転移が発生する為に、少なくとも 150 mJ/cm^2 のエネルギー強度が必要であり、且つ 450 mJ/cm^2 を超えてエネルギー密度が高くなると、逆に結晶成長が阻害され微結晶状態になるからである。尚、本実施形態で用いるレーザ光パルスの発光時間幅(デュレーションタイム)は 50 ns

を超えて大出力となっており、好ましくは100ns以上のレーザ光パルスを用いる。場合によっては、同一箇所に戻って一回ではなく二回以上重ねて照射することにより、結晶化を行なう。

【0017】

図4は、本発明に従って製造された半導体薄膜を活性層とする薄膜トランジスタの具体的な構成を表わしている。この薄膜トランジスタTFETはボトムゲート構造を有し、絶縁基板0にパタニング形成されたゲート電極1と、これを被覆するゲート絶縁膜3と、その上に成膜された半導体薄膜5とを備えている。この半導体薄膜5は本発明に従って結晶化した多結晶シリコンからなる。この半導体薄膜5にはチャネル領域Ch及びドレインD/ソースSとなる高濃度不純物領域16が形成されている。本例ではこの薄膜トランジスタTFETはnチャネル型であり、高濃度不純物領域16はN+となっている。チャネル領域Chはイオンドーピングの際のマスクを兼ねた保護膜6により被覆されている。更に、薄膜トランジスタTFETの全体が層間絶縁膜7により被覆されている。この層間絶縁膜7の上には金属配線9がパタニング形成されており、コンタクトホールを介してドレインD及びソースSに電気接続している。なお、薄膜トランジスタTFETはドレインD側の高濃度不純物領域16とチャネル領域Chとの間に低濃度不純物領域17が設けられている。又、ソースS側の高濃度不純物領域16とチャネル領域Chとの間にも低濃度不純物領域17が設けられている。この低濃度不純物領域17はドレイン端の電界集中を緩和するとともに、リーク電流を抑制する為に設けられている。

【0018】

図5は、同じく本発明の第一実施形態に従って製造された半導体薄膜を活性層とする薄膜トランジスタの他の例を表わしている。図4に示した先の実施例と対応する部分には対応する参照番号を付して理解を容易にしている。本薄膜トランジスタTFETはトップゲート構造を有している。ガラスなどからなる透明な絶縁基板0の上には本発明に従って結晶化した多結晶シリコンなどからなる半導体薄膜5が成膜されている。薄膜トランジスタTFETはこの半導体薄膜5を活性層として集積形成されている。薄膜トランジスタTFETはゲート絶縁膜3を介して

半導体薄膜 5 の上にパタニング形成されたゲート電極 1 を備えている。ゲート電極 1 の両側に位置する半導体薄膜 5 の部分には n 型の不純物が高濃度で注入されており、薄膜トランジスタ T F T のソース領域 S 及びドレイン領域 D を形成している。これにより、N チャネル型の薄膜トランジスタが得られる。なお、P チャネル型の薄膜トランジスタを形成する場合には、p 型の不純物を半導体薄膜 5 に注入すればよい。係る構成を有する薄膜トランジスタ T F T は P S G などからなる層間絶縁膜 7 により被覆されている。この層間絶縁膜 7 の上には金属配線 9 がパタニング形成されている。金属配線 9 はアルミニウムをスパッタリングにより成膜した後所定の形状にパタニングして得られる。アルミニウムに代えてシリコンを 1 % 程度含有したアルミニウム／シリコン合金を用いてもよい。あるいは、アルミニウムに代えて、モリブデン、チタン、金、銀、パラジウム、タンタル、タングステン、ニッケル、クロムなどの金属材料を用いることができる。更には、純粋な金属に代えて、シリコンとこれら金属元素の化合物であるシリサイドを用いてもよい。なお、層間絶縁膜 7 にはあらかじめコンタクトホールが開口しており、これを介して金属配線 9 は薄膜トランジスタ T F T のソース領域 S 及びドレイン領域 D に電気接続する。

【0019】

図 6 は、図 4 又は図 5 に示した薄膜トランジスタを用いて作成されたアクティブマトリクス型表示装置の一例を示す模式的な斜視図である。図示する様に、表示装置は一对の絶縁基板 101 及び透明基板 102 と両者の間に保持された電気光学物質 103 とを備えたフラットパネル構造を有する。電気光学物質 103 としては、例えば液晶材料を用いる。下側の絶縁基板 101 には画素アレイ部 104 と駆動回路部とが集積形成されている。駆動回路部は垂直駆動回路 105 と水平駆動回路 106 とに分かれている。絶縁基板 101 の周辺部上端には外部接続用の端子部 107 が形成されている。端子部 107 は配線 108 を介して垂直駆動回路 105 及び水平駆動回路 106 に接続している。画素アレイ部 104 には行状のゲート配線 109 と列状の信号配線 110 が形成されている。両配線の交差部には画素電極 111 とこれを駆動する薄膜トランジスタ 112 が形成されている。薄膜トランジスタ 112 のゲート電極は対応するゲート配線 109 に接続

され、ドレイン領域は対応する画素電極 1 1 1 に接続され、ソース領域は対応する信号配線 1 1 0 に接続している。ゲート配線 1 0 9 は垂直駆動回路 1 0 5 に接続する一方、信号配線 1 1 0 は水平駆動回路 1 0 6 に接続している。垂直駆動回路 1 0 5 と水平駆動回路 1 0 6 も薄膜トランジスタで構成されている。これらの薄膜トランジスタは本発明に従って作成されたものであり、その活性層となる半導体薄膜は、基板 1 0 1 の上に非単結晶シリコンを形成した後、立ち上がりから立ち下がりまで 5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザー光のパルスを少なくとも一回照射して、レーザー光の断面積に対応する照射領域に含まれる非単結晶シリコンを一括で多結晶シリコンに転換したものであり、この多結晶シリコンは、パルスの立ち上がりから立ち下がりまでの間レーザー光のエネルギー強度に所望の変化を付与して改質されている。

【 0 0 2 0 】

図 7 は、図 1 に示した本発明の第一実施形態に係る半導体薄膜製造方法に用いられるレーザー照射装置を示す模式的なブロック図である。本レーザー照射装置は、絶縁基板 0 の上に形成された非晶質又は比較的粒径の小さな多結晶の半導体薄膜 4 に、レーザー光 5 0 を照射して比較的粒径の大きな多結晶に転換するものであり、立ち上がりから立ち下がりまで 5 0 n s 以上の発光時間幅を有するレーザー光のパルスを発するレーザー発振器 5 1（レーザー光源）と、レーザー光 5 0 の断面積を一定に成形するホモジナイザーなど光学系 5 3（整形手段）と、整形されたレーザー光 5 0 のパルスを少なくとも一回照射して、レーザー光 5 0 の断面積に対応する照射領域に含まれる半導体薄膜 4 を一括で多結晶に転換する照射手段（チャンバ 5 4 とステージ 5 5）と、立ち上がりから立ち下がりまでの間レーザー光のエネルギー強度を制御して所望の変化を付与する制御手段とを有する。この制御手段は、例えばレーザー発振器 5 1 を構成する発振回路の R C 時定数を制御することで、レーザー光 5 0 のエネルギー強度に所望の変化を付与している。

【 0 0 2 1 】

図 8 は本発明の第二実施形態に係る半導体薄膜製造方法の要部を示す模式図である。本半導体薄膜製造方法は、基本的に、絶縁基板 0 の表面に非単結晶の半導体薄膜 4 を形成する成膜工程と、レーザー光 5 0 を照射して非単結晶の半導体薄膜

4 を多結晶に転換するアニール工程とを行なう。図 8 は、特にアニール工程に用いられるレーザ照射装置のチャンバ構成を模式的に表わしている。アニール工程では、このチャンバ 5 4 を用いて、基板 0 を非酸化雰囲気中に保持した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光 5 0 のパルスを少なくとも一回基板 0 に照射して、レーザ光 5 0 の断面積に対応する照射領域に含まれる半導体薄膜 4 を一括で多結晶に転換する。このアニール工程に用いるチャンバ 5 4 は、予め絶縁基板 0 を形成した半導体薄膜 4 を格納可能であり、天井部にはエキシマレーザ光 5 0 を透過可能な石英窓 5 4 1 が設けられており、側壁には不活性ガスの導入口 5 4 3 が設けられており、底壁には真空ポンプ（図示せず）に接続した排気口 5 4 2 が設けられている。この様な構成を有するチャンバ 5 4 を用いてアニール工程を行なうことで、基板 0 を真空からなる非酸化雰囲気中に保持した状態でレーザ光 5 0 を照射することができる。あるいは、基板 0 を He, N₂, Ar などの不活性ガスで満たされた非酸化雰囲気中に保持した状態でレーザ光 5 0 を照射することもできる。この場合、基板 0 を大気圧下の不活性ガス又は加圧された不活性ガスで満たされた非酸化雰囲気中に保持した状態でレーザ光 5 0 を照射することができる。いずれにしても、非酸化雰囲気中でレーザ光 5 0 を照射することにより、大気中に含まれる酸素とシリコンの結合を防いで、結晶欠陥中心の発生を抑制する。尚、このアニール工程では、少なくとも 5 cm² 以上の断面積を有するレーザ光 5 0 のパルスを照射する。又、レーザ光 5 0 のエネルギー強度を 400 mJ/cm² から 600 mJ/cm² までの範囲に制御して絶縁基板 0 に照射している。

【0022】

上述した第二実施形態に係る半導体薄膜製造方法に用いるレーザ照射装置は、図 8 に示したチャンバ 5 4 を備えており、全体的な構成は図 7 に示した通りである。即ち、第二実施形態に係るレーザ照射装置は、50 ns 以上の発光時間幅を有するレーザ光のパルスを発するレーザ発振器 5 1 と、レーザ光 5 0 の断面積を一定に整形するホモジナイザー等光学系 5 3 と、予め半導体薄膜 4 が形成された基板 0 を非酸化雰囲気中に保持するチャンバ 5 4 と、整形されたレーザ光 5 0 のパルスを非酸化雰囲気中に保持された基板 0 に少なくとも一回照射して、レーザ光 5

0 の断面積に対応する照射領域に含まれる半導体薄膜 4 を一括で多結晶に転換する光学系を備えている。

【 0 0 2 3 】

図 9 は、本発明の第三実施形態に係る半導体薄膜製造方法に用いるレーザ照射装置の具体例を示す模式的なブロック図である。図示する様に、本レーザ照射装置は、レーザ発振器 5 1 を備えており、所定の断面積 $S T C 1$ を有するレーザ光 5 0 をパルス状に発射する。レーザ光 5 0 はホモジナイザー部 5 3 を通って、断面積が $S T C 2$ に整形されるとともに、断面積内の均一性が向上される。この後、レーザ光 5 0 は反射鏡 5 6 で反射され、 $X Y$ ステージ 5 5 に搭載された基板 0 に照射される。尚、基板 0 の表面には予め非晶質シリコンもしくは粒径の小さな多結晶シリコンからなる半導体薄膜が成膜されている。 $X Y$ ステージ 5 5 はレーザ光 5 0 のショット毎に均一な結晶性が得られる様に、適当なオーバーラップ量で基板 0 をステップ移動する。この時、レーザ光 5 0 のパルスのショット間でのエネルギー値のばらつきは、レーザ発振器 5 1 の精度で決まり、現実にはパルス間で 5 % 乃至 1 0 % 程度のばらつきが発生し、このままでは薄膜トランジスタの動作特性にばらつきを生じさせる。そこで、本発明では、ステージ 5 5 の内部にヒータ 5 7 からなる基板加熱機構を埋設している。これにより、基板 0 全面の温度分布が $2 0^{\circ}C$ 以下に制御された状態で均一に加熱を行なう。ヒータ 5 7 の配置は一系統でもよく、複数系統でもよい。それぞれ、単独に温度制御することが可能で、基板 0 の全面の温度分布を最小限に制御可能である機構となっている。尚、加熱手段はヒータ 5 7 ではなく、磁気損失で加熱する機構、ランプなどの外部輻射熱機構を用いてもよい。又、基板 0 の加熱機構は、可動型のステージ 5 5 に埋設する構造に限定される必要はなく、例えば光学系が可動なレーザ照射装置である場合、固定型のステージ内に基板加熱機構を埋設してもよい。

【 0 0 2 4 】

図 9 に示したレーザ照射装置を用いて、第三実施形態に係る半導体薄膜製造方法を実施することができる。即ち、本半導体薄膜製造方法は、基本的に、基板 0 の表面に非単結晶の半導体薄膜を形成する成膜工程と、レーザ光 5 0 を照射して非単結晶の半導体薄膜を多結晶に転換するアニール工程とを行なう。このアニー

ル工程は、基板 0 を均一に加熱した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積 $STC2$ を有するレーザ光 50 のパルスを少なくとも一回基板 0 に照射して、レーザ光 50 の断面積 $STC2$ に対応する照射領域 RGN に含まれる半導体薄膜を一括で多結晶に転換する。この場合、基板 0 を真空雰囲気中に保持しつつ加熱した状態でレーザ光 50 を照射することが好ましい。あるいは、基板 0 を不活性ガス雰囲気中に保持しつつ加熱した状態でレーザ光 50 を照射してもよい。更に、基板 0 がガラスなどからなる場合、ヒータ 57 を用いて基板 0 を 300℃乃至450℃の範囲で均一に加熱することが好ましい。300℃以下では加熱の効果が顕著でなくなり、450℃を超えると基板 0 の急激な収縮変形が生じる。

【0025】

図 10 は、基板加熱による結晶性のばらつきを調べた結果を示すグラフである。グラフ中横軸はレーザ光のエネルギー密度を表わし、縦軸は結晶性を相対値で表わしている。尚、結晶性は半導体薄膜の表面を光学的に測定した結果を数値化したもので、結晶化の度合いを定量的に表わしている。加熱なしの場合、結晶性のばらつきの幅が大きいですが、加熱ありではばらつきの幅が $1/2$ 以下に改善されている。レーザアニールによる結晶化プロセスで、結晶性を決定する要因として、レーザアニールによって溶融したシリコンが冷えて再結晶化する際、その冷却過程がゆっくり進行すると、大粒径の結晶粒が得られることが分かっているが、基板加熱機構を付加することでその冷却時間が延長される為、結果的に結晶性が改善される。しかも、結晶性の最大値を示すレーザエネルギー密度が加熱なしに比べ加熱ありでは 100 mJ/cm^2 程低い方にシフトしており、より低いレーザエネルギーで良好な結晶性が得られる。レーザ発振器のエネルギーが同一の場合、基板加熱をすることでより大面積の一括照射領域が得られることを意味しており、結果的にタクトタイムの減少による高生産性を備えたレーザ照射装置を提供できることになる。又、レーザ照射装置における基板加熱機構を真空チャンバ内に入れる構造とすることで、加熱中に生じるシリコンの酸化及び大気中の微粒子などによる汚染を防ぐことができる。あるいは、レーザ照射装置に組み込まれる基板加熱機構を不活性ガス雰囲気下に入れる構造とすることで、加熱中に生じ

るシリコンの酸化及び大気中に含まれる微粒子による汚染などを防止できるとともに、生産性の改善になる。

【 0 0 2 6 】

図 1 1 は、本発明の第三実施形態に係る半導体薄膜製造方法により作成された半導体薄膜を活性層にした薄膜トランジスタの製造方法を示す工程図である。特に、トップゲート構造の薄膜トランジスタに本半導体薄膜製造方法を適用することで、所望の効果が得られる。即ち、トップゲート構造の場合ボトムゲート構造と異なり、半導体薄膜の下にゲート電極が存在しないので、レーザ光照射の際熱分布が基板全面に亘って均一になる為、半導体薄膜を均一に結晶化できる。まず (a) に示す様に、絶縁基板 0 の上にバッファ層となる二層の下地膜 6 a, 6 b (下部絶縁層) を触媒 C V D 法により連続成膜する。場合によってはプラズマ C V D 法を用いても良い。一層目の下地膜 6 a は Si N_x からなり、その膜厚は 1 0 0 乃至 2 0 0 n m である。又、二層目の下地膜 6 b は Si O_2 からなり、その膜厚は同じく 1 0 0 n m 乃至 2 0 0 n m である。この Si O_2 からなる下地膜 6 b の上に非晶質シリコンからなる半導体薄膜 4 を約 3 0 乃至 8 0 n m の厚みでプラズマ C V D 法もしくは L P C V D 法により成膜する。非晶質シリコンからなる半導体薄膜 4 の成膜にプラズマ C V D 法を用いた場合には、膜中の水素を脱離させる為に、窒素雰囲気中で 4 0 0 °C 乃至 4 5 0 °C 1 時間程度のアニールを行なう。ここで非晶質半導体薄膜 4 をエキシマレーザアニールで結晶化する。このアニール工程では、基板 0 の上に非単結晶シリコンを形成した後、基板 0 を均一に加熱した状態で、5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、レーザ光の断面積に対応する照射領域に含まれる非単結晶シリコンを一括で多結晶シリコンに転換する。

【 0 0 2 7 】

続いて (b) に示す様に、得られた多結晶半導体薄膜 5 をエッチングでアイランド状にパタニングする。この上に C V D 法でゲート酸化膜 3 を 1 0 ないし 4 0 0 n m の厚みで成長させる。ここで必要ならば、V t h イオンインプランテーションを行ない、B + イオンを例えばドーズ量 0.5×10^{12} 乃至 $4 \times 10^{12} / \text{cm}^2$ 程度で半導体薄膜 5 に注入する。この場合の加速電圧は 8 0 K e V 程度であ

る。なお、このVthイオンインプランテーションはゲート絶縁膜3の成膜前に行なってもよい。Vthイオンインプランテーションでは620nm幅に整形されたラインビームを用いた。次いでゲート絶縁膜3の上にAl, Ti, Mo, W, Ta, ドープト多結晶シリコンなど、あるいはこれらの合金を200乃至800nmの厚みで成膜し、所定の形状にパタニングしてゲート電極1に加工する。次いでP+イオンを質量分離を用いたイオン注入法で半導体薄膜5に注入し、LDD領域を設ける。このイオン注入はゲート電極1をマスクとして絶縁基板0の全面に対して行なう。ドーズ量は 6×10^{12} 乃至 $5 \times 10^{13}/\text{cm}^2$ である。なお、ゲート電極1の直下に位置するチャネル領域Chは保護されており、Vthイオンインプランテーションで予め注入されたB+イオンがそのまま保持されている。LDD領域に対するイオン注入後、ゲート電極1とその周囲を被覆する様にレジストパターンを形成し、P+イオンを質量非分離型のイオンシャワードーピング法で高濃度に注入し、ソース領域S及びドレイン領域Dを形成する。この場合のドーズ量は例えば $1 \times 10^{15}/\text{cm}^2$ 程度である。ドーピングガスには水素希釈の20%PH₃ガスを用いた。CMOS回路を形成する場合には、pチャネル薄膜トランジスタ用のレジストパターンを形成後、ドーピングガスを5%乃至20%のB₂H₆/H₂ガス系に切り換え、ドーズ量 1×10^{15} 乃至 $3 \times 10^{15}/\text{cm}^2$ 程度でイオン注入すればよい。なお、ソース領域S及びドレイン領域Dの形成は質量分離型のイオン注入装置を用いてもよい。この後、半導体薄膜5に注入されたドーパントの活性化処理となる。

【0028】

最後に(c)に示す様に、ゲート電極1を被覆する様にPSGなどからなる層間絶縁膜7を成膜する。この層間絶縁膜7の成膜後、SiN_xをプラズマCVD法で約200乃至400nm堆積しパシベーション膜(キャップ膜)8とする。この段階で窒素ガス中350℃の温度下1時間程度アニールし、層間絶縁膜7に含有された水素を半導体薄膜5中に拡散させる。この後コンタクトホールを開く。更にパシベーション膜8の上にAl-Siなどをスパッタリングで成膜した後所定の形状にパタニングして配線電極9に加工する。更にアクリル樹脂などからなる平坦化層10を約1μmの厚みで塗工後、これにコンタクトホールを開

口する。平坦化層 10 の上に ITO や IZO などからなる透明導電膜をスパッタリングし、所定の形状にパタニングして画素電極 11 に加工する。

【0029】

図 12 は、本発明の第四実施形態に係る半導体薄膜製造方法を利用した薄膜トランジスタの製造方法を示す工程図である。先ず (a) に示す様に、絶縁基板 0 の上に Mo, Ta, W, Cr などスパッタにて成膜し、所定の形状にパタニングしてゲート電極 1 に加工する。絶縁基板 0 としては、液晶表示素子を作成する為、ガラス、石英ガラス、石英などの透明材料を用いる。但し、本発明はこれに限られるものではなく高抵抗のシリコン基板を用いることも可能である。又、本実施形態では n チャンネル型の薄膜トランジスタのみを作成しているが、当然 p チャンネル型の薄膜トランジスタも同様に作成できる。又、本実施形態ではボトムゲート構造の薄膜トランジスタを形成している。上述したように、Mo, Ta, W, Cr などスパッタにて成膜した後、フォトリソグラフィにてレジストをゲート形状にパタニングし、これをマスクとして上記金属膜をゲート電極 1 の形状にエッチングする。

【0030】

次に (b) に示す様に、ゲート電極 1 の上にゲート窒化膜 2 及びゲート酸化膜 3 を例えばプラズマ CVD 法で連続成膜する。ここでは、ゲート窒化膜 2 (SiN_x) を 100 nm の厚みで堆積し、ゲート酸化膜 3 (SiO_2) を同じく 100 nm の厚みで堆積した。更に、薄膜トランジスタの活性層となる非晶質半導体薄膜 4 を CVD にて成膜した。ここでは非晶質シリコンを 5 nm ないし 95 nm の厚みでプラズマ CVD により堆積した。ここでエキシマレーザ光などの光エネルギーを照射して非晶質半導体薄膜 4 を一旦溶融し、冷却過程で多結晶半導体薄膜 5 に転換する。このアニール工程では、冷却手段 58 を用いて基板 0 を室温以下 (例えば 10℃ 程度) に冷却した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回基板 0 に照射して、パルスの断面積に対応する照射領域に含まれる半導体薄膜 4 を一括で多結晶に転換する。アニール工程では、レーザ光の照射を受けて上昇した基板温度より 50

℃以上低い温度で冷却を行なう。更に好ましくは、レーザ光の照射を受けて上昇した基板の温度より100℃以上低い温度で冷却を行なう。アニール工程では、 10 cm^2 乃至 100 cm^2 の断面積を有するレーザ光のパルス照射している。結晶化の際に基板0を冷却すると、レーザ光照射が終わった段階で半導体薄膜は急冷されることになり、結晶核の発生確率が高くなる。この結果、結晶粒の個数を増加させることになり、結晶粒径の揃った多結晶半導体薄膜5が得られる。この膜を活性層とすることにより、薄膜トランジスタ特性を均一にすることができる。

【0031】

工程(c)に進み、多結晶半導体薄膜5の上に SiO_2 を成膜し、チャネル領域の部分のみフォトリソでマスクして SiO_2 をエッチングすることにより、ストッパー膜6を形成し、チャネル領域を保護する。この後、多結晶半導体薄膜5のソース領域及びドレイン領域となる部分にP, Asなどの不純物を注入する。ここで、注入した不純物を活性化するため再びレーザ光を照射する。この時のエネルギー密度は半導体薄膜の結晶化に使用した値より小さくする。不純物の活性化にはレーザアニールの他に紫外線ランプなどを用いたRTAを採用することもできる。

【0032】

最後に工程(d)に進み、半導体薄膜5及びストッパー膜6を同時にパタニングして個々の薄膜トランジスタに分離する。更に活性層のパシベーションの為に SiO_2 を300nmの厚みで成膜し層間絶縁膜7とする。この層間絶縁膜7にコンタクトホールを開口し、Al, Mo, W, Tiなどの金属を成膜して信号線形状にパタニングし、配線電極9に加工する。この配線電極9の上に SiN_x を200nmの厚みで成膜しパシベーション膜8とする。この様にして作成されたボトムゲート構造の薄膜トランジスタは、例えばアクティブマトリクス型表示装置の周辺駆動回路部に採用できる。

【0033】

図13は、図12に示した薄膜トランジスタの製造方法の変形例を示す模式図

である。この例では、ストッパー膜として SiO_2 を用いず、直接チャネル領域の上にフォトリソグラフィでレジスト 6 r をマスクしている。又、ゲート酸化膜 3 の上に例えば触媒を用いた CVD 法で直接多結晶半導体薄膜 5 を成膜している。成膜条件を制御することで、非晶質半導体薄膜ではなく多結晶半導体薄膜 5 を形成することは可能である。この後、レーザアニールで多結晶半導体薄膜 5 を処理し、再結晶化若しくは大粒径化を行なう。

【 0 0 3 4 】

図 1 4 は、薄膜トランジスタの製造方法の他の例を示す工程図である。基本的には、図 1 2 に示した工程 (a) ないし (c) を経た後、図 1 4 の工程 (d) に至り、所謂ダブルゲート（両面ゲート）の薄膜トランジスタを作成する。図 1 4 の (d) に示す様に、多結晶半導体薄膜 5 及びストッパー膜 6 を同時にパタニングして各薄膜トランジスタに分離する。この後活性層のパシベーションの為に SiO_2 を 300 nm の厚みで成膜し、層間絶縁膜 7 とする。この層間絶縁膜 7 にソース領域及びドレイン領域に連通するコンタクトホールを開口し、Al, Mo, W, Ti などの金属膜を成膜して信号線形状にパタニングし、配線電極 9 とする。この時同時にトップ側のゲート電極 1 b が作成される。最後に、(e) に示す様に、このトップ側のゲート電極 1 b と配線電極 9 を保護する為 SiN_x を 200 nm の厚みで成膜しパシベーション膜 8 とする。

【 0 0 3 5 】

図 1 5 は、更に薄膜トランジスタの製造方法の別の例を示す工程図である。まず (a) に示すように、基板 0 からの不純物拡散を阻止する為、ガラスなどからなる絶縁基板 0 の上に SiN_x 膜 6 a 及び SiO_x 膜 6 b をプラズマ CVD、常圧 CVD、低圧 CVD、触媒 CVD、スパッタリングなどの方法を用いて 10 nm 乃至 1000 nm の厚みで成膜する。ここでは、 SiN_x 膜 6 a 及び SiO_x 膜 6 b を各々 50 nm の厚みでプラズマ CVD により成膜した。続いて、活性層となる非単結晶シリコンの半導体薄膜 4 をプラズマ CVD、常圧 CVD、低圧 CVD、触媒 CVD、スパッタなどの方法により成膜する。プラズマ CVD を用いて成膜した場合は、膜内の水素量を 10 at % 以下にする為、300℃ 以上で、10 分乃至 360 分アニールする。非単結晶シリコンからなる半導体薄膜の膜厚

は5乃至95 nmである。非単結晶シリコンの結晶粒径を増大させる為、ここでレーザ光を照射する。レーザ光源にはKrF, XeClなどのエキシマレーザ光源を用い、一度に 10 cm^2 以上で 100 cm^2 以下の領域に照射する。この時のエネルギー密度は150乃至900 mJ/cm²とする。この際、冷却手段58を用いて、基板0を10℃以下に冷却する。冷却手段58は、絶縁基板0を搭載するステージ55に埋設された冷却管60と、冷却管60に接続された冷却器59とポンプMとからなる。冷却管60にはH₂O, CO₂, N₂などの冷却媒体が流れている。

【0036】

続いて(b)に示す様に、結晶化された半導体薄膜5を素子領域の形状に合わせてアイランド状に分離エッチングする。次に、ゲート絶縁膜3として、SiN_x, SiO_x, SiO₂などをプラズマCVD、常圧CVD、低圧CVD、触媒CVD、スパッタなどの方法を用いて成膜する。成膜は、先に挙げた種類の膜を単層あるいは複層とする。ここでは、SiN_xを100 nm、SiO_xを100 nm成膜した。次に、ゲート電極1として、Mo, MoTa, W, Crなどをスパッタや蒸着で成膜し、ゲート形状にパタニングする。そして、ソース及びドレインの部分にP, Asなどの不純物をセルフアライメントで注入する。薄膜トランジスタにLDD領域を作り込む場合には、ゲート電極1をマスクとして不純物を低濃度で注入した後、ゲート電極1の外側にフォトリジストを形成し、不純物を高濃度で再び注入して、ソース領域及びドレイン領域を作る。注入した不純物を活性化する為、再びレーザ光を照射する。この時のエネルギー密度は前工程の結晶化に用いたレーザ光よりも低い値に設定する。不純物の活性化には、レーザ光の他に紫外線ランプや赤外線ランプを用いたRTAや高温オーブンを用いてもよい。

【0037】

(c)に示す様に、パシベーションの為に、SiO₂膜7を300 nmの厚みで成膜し、ソース領域及びドレイン領域に対応した所定部分に、それぞれコンタクトホールを開口する。続いて、信号線9としてAl, Mo, W, Ti, Nd, Cuなどの単体もしくはこれらの化合物を単層もしくは複層にて成膜し、所定の

形状にパタニングする。更に、信号線 9 を被覆する様に、 SiO_2 膜 8 a, SiN_x 膜 8 b, 有機膜 10 を例えば各々 200 nm の厚みで成膜する。

【0038】

【発明の効果】

以上説明したように、本発明の第一側面によれば、半導体薄膜の結晶化の為のアニール工程において、立ち上がりから立ち下がりまで 50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、レーザ光の断面積に対応する照射領域に含まれる半導体薄膜を一括で多結晶に転換し、立ち上がりから立ち下がりまでの間レーザ光のエネルギー強度を制御して所望の変化を付与している。これにより、基板上に結晶粒径の大きい多結晶半導体薄膜が形成される。これを活性層とすることにより移動度の大きい薄膜トランジスタが形成可能となる。レーザ光の照射が一括で実施できる為、大型基板上に形成された半導体薄膜のレーザ再結晶化が迅速に行なえる。レーザ光自体のエネルギー強度が平均化される為、均一な結晶粒径が得られる。又、本発明の第二側面によれば、アニール工程では、基板を非酸化雰囲気中に保持した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回基板に照射して、レーザ光の断面積に対応する照射領域に含まれる半導体薄膜を一括で多結晶に転換する。非酸素雰囲気下でレーザ光を照射する為、基板上に結晶欠陥の少ない多結晶半導体薄膜を作成でき、これを活性層とする高移動度の薄膜トランジスタが得られる。特に、周辺回路をパネル内に内蔵した付加価値の大きいアクティブマトリクス型表示装置などが製造可能になる。本発明の第三側面によれば、アニール工程では、基板を均一に加熱した状態で、50 ns 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回基板に照射して、レーザ光の断面積に対応する照射領域に含まれる半導体薄膜を一括で多結晶に転換する。パルス間のエネルギーのばらつきが大きなレーザ照射装置でも、基板加熱機構を用いることにより、結晶性の均一化が図れることになり、素子特性のばらつきを著しく低減可能である。特に、真空中もしくは不活性ガス雰囲気中で基板加熱を行なうことにより、レーザ光の照射による結晶化時、大気からの汚染や酸化を防止でき、半導体薄膜が安定化し、均一で良好

な素子特性を得ることが可能である。加熱機構を設けることで、レーザアニールに必要なエネルギー密度が低くなり、この分照射面積の拡大が可能となり、結果的にタクトタイムの短縮による生産性の向上が図れる。本発明の第四側面によれば、アニール工程で、基板を室温以下に冷却した状態で、50 ns以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回基板に照射して、レーザ光の断面積に対応する照射領域に含まれる半導体薄膜を一括で多結晶に転換している。結晶化の際に急冷することにより、結晶核の発生確率を上昇可能である。このことにより半導体薄膜内に含まれる結晶粒の個数を増加でき、結晶粒径の揃った多結晶半導体薄膜が得られ、この膜を活性層とすることにより薄膜トランジスタの特性を均一化することが可能である。

【図面の簡単な説明】

【図 1】

本発明に係る半導体薄膜製造方法の第一実施形態を示す模式図である。

【図 2】

半導体薄膜製造方法の参考例を示す模式図である。

【図 3】

本発明の第一実施形態に係る半導体薄膜製造方法の他の例を示す模式図である。

【図 4】

本発明の第一実施形態に係る半導体薄膜製造方法を用いて作成された薄膜トランジスタの一例を示す断面図である。

【図 5】

本発明の第一実施形態に係る半導体薄膜製造方法を用いて作成された薄膜トランジスタの他の例を示す断面図である。

【図 6】

本発明に従って製造された薄膜トランジスタを用いたアクティブマトリクス型表示装置を示す模式的な斜視図である。

【図 7】

本発明の第一実施形態に係る半導体薄膜製造方法の実施に用いるレーザ照射装

置を示すブロック図である。

【図 8】

本発明の第二実施形態に係る半導体薄膜製造方法の要部を示す模式図である。

【図 9】

本発明の第三実施形態に係る半導体薄膜製造方法の実施に用いるレーザ照射装置を示すブロック図である。

【図 1 0】

エネルギー密度と結晶性との関係を示すグラフである。

【図 1 1】

本発明の第三実施形態に係る半導体薄膜製造方法を応用した薄膜トランジスタの製造方法を示す工程図である。

【図 1 2】

本発明の第四実施形態に係る半導体薄膜製造方法を応用した薄膜トランジスタの製造方法を示す工程図である。

【図 1 3】

本発明の第四実施形態に係る半導体薄膜製造方法を応用した薄膜トランジスタ製造方法の他の例を示す工程図である。

【図 1 4】

本発明の第四実施形態に係る半導体薄膜製造方法を応用した薄膜トランジスタ製造方法の別の例を示す工程図である。

【図 1 5】

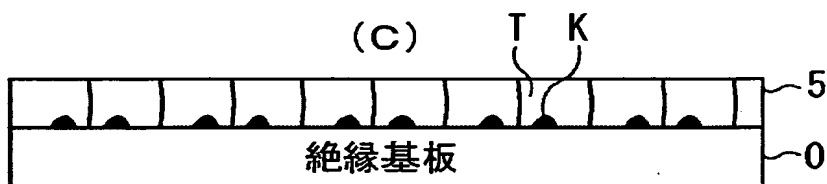
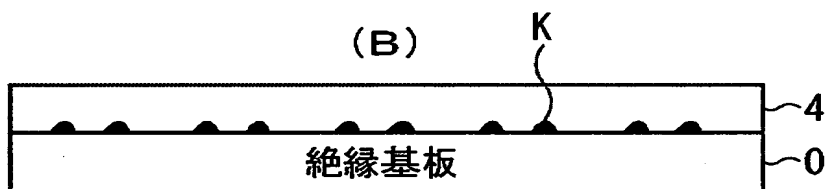
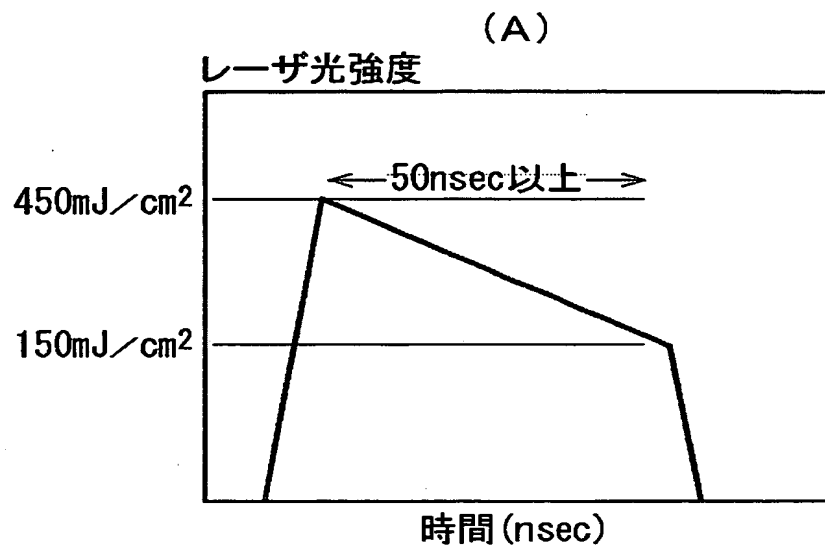
本発明の第四実施形態に係る半導体薄膜製造方法を応用した薄膜トランジスタ製造方法の更に別の例を示す工程図である。

【符号の説明】

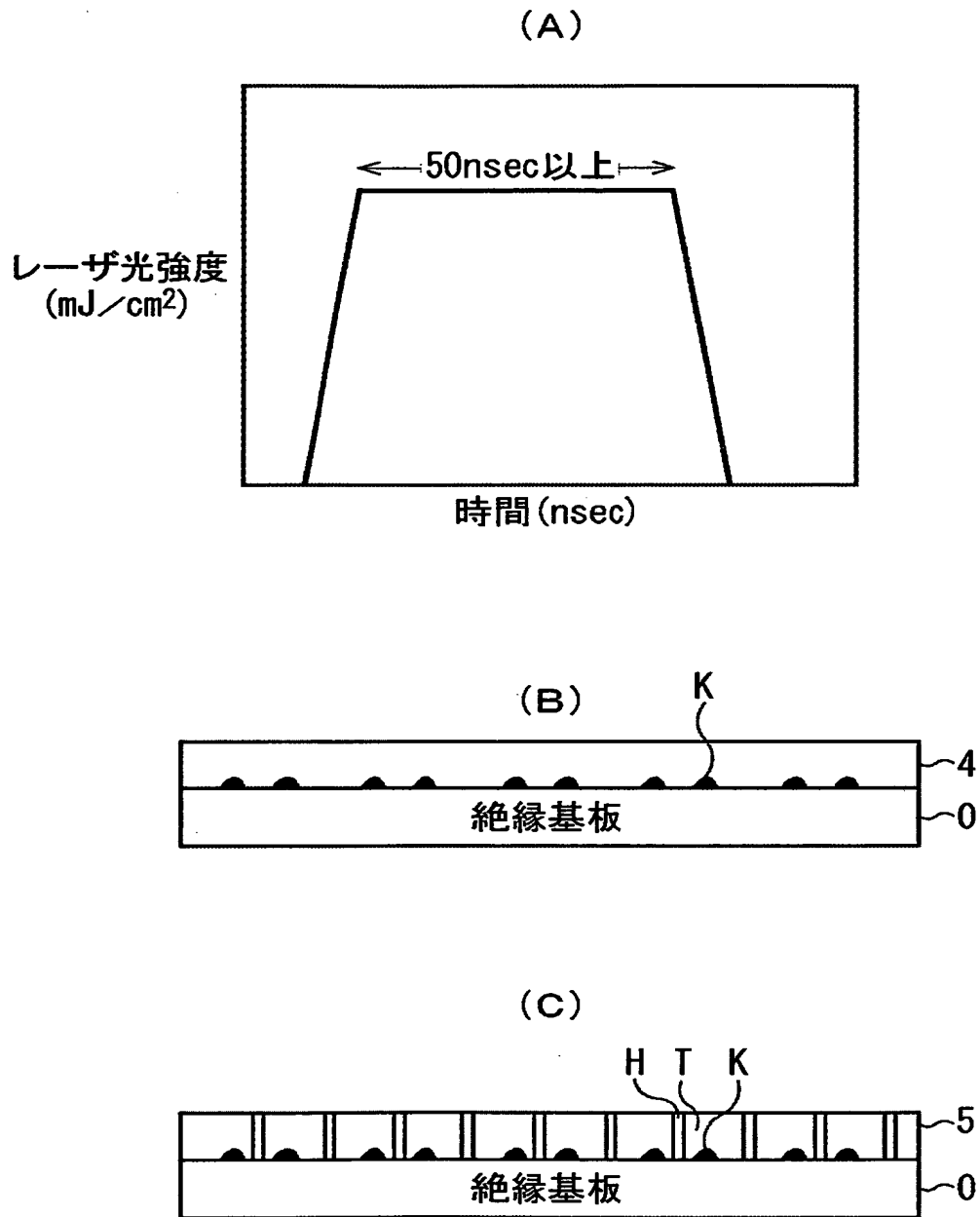
0・・・絶縁基板、1・・・ゲート電極、3・・・ゲート絶縁膜、4・・・非晶質半導体薄膜、5・・・多結晶半導体薄膜、50・・・レーザ光、51・・・レーザ発振器、54・・・チャンバ、55・・・ステージ、57・・・ヒータ、58・・・冷却手段

【書類名】 図面

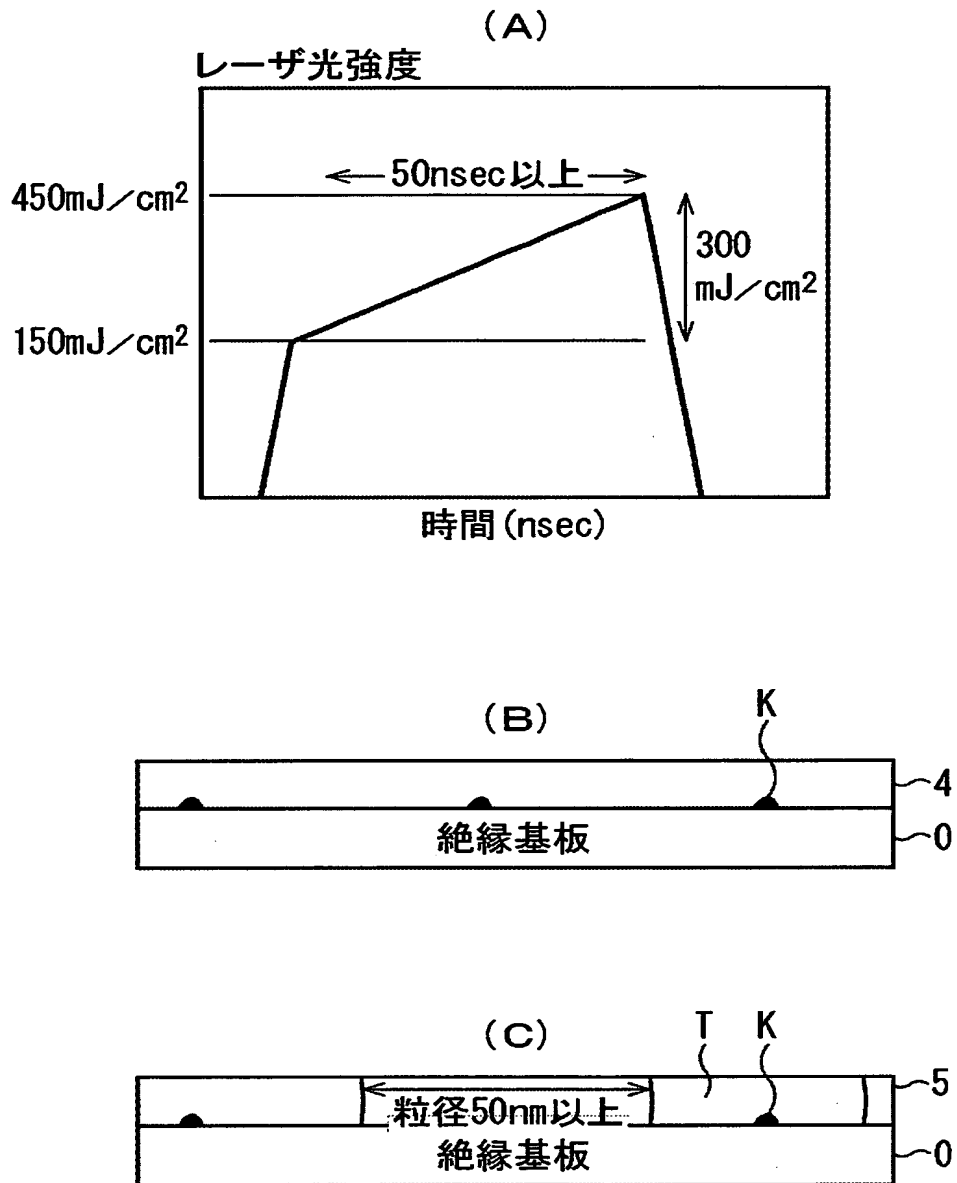
【図1】



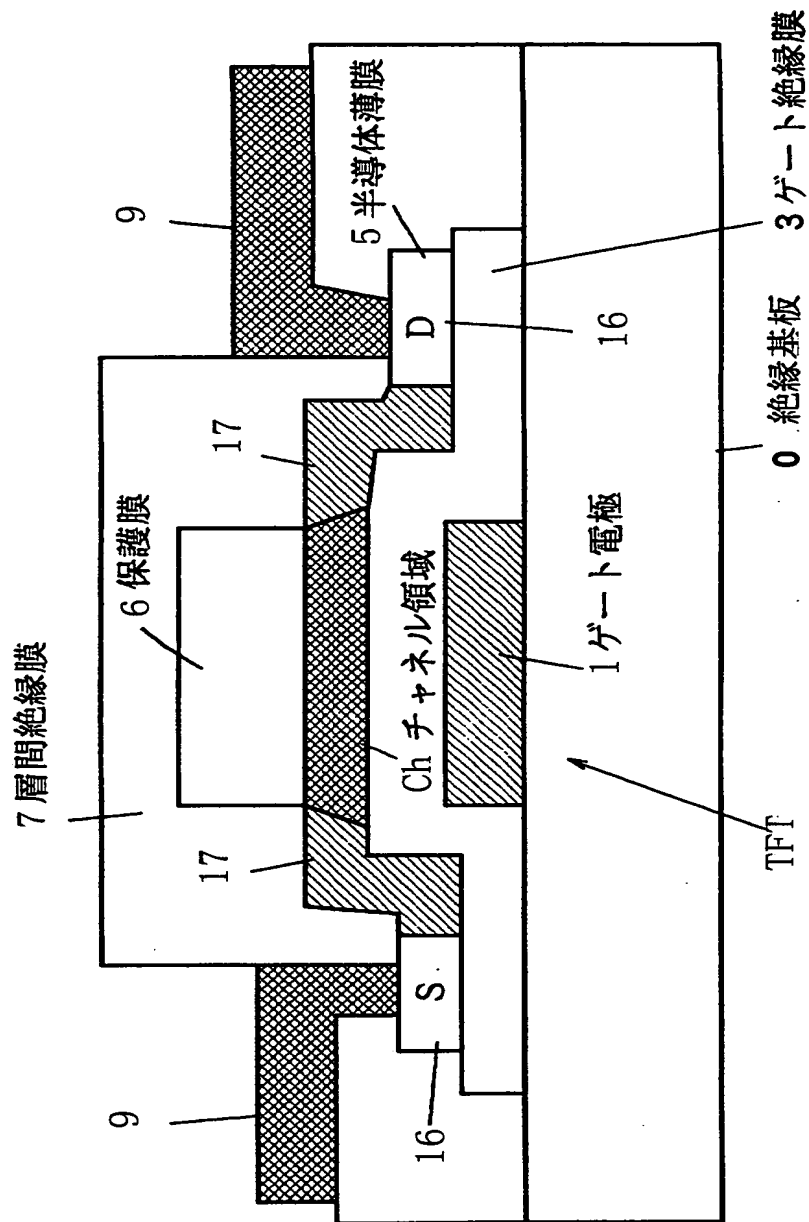
【図 2】



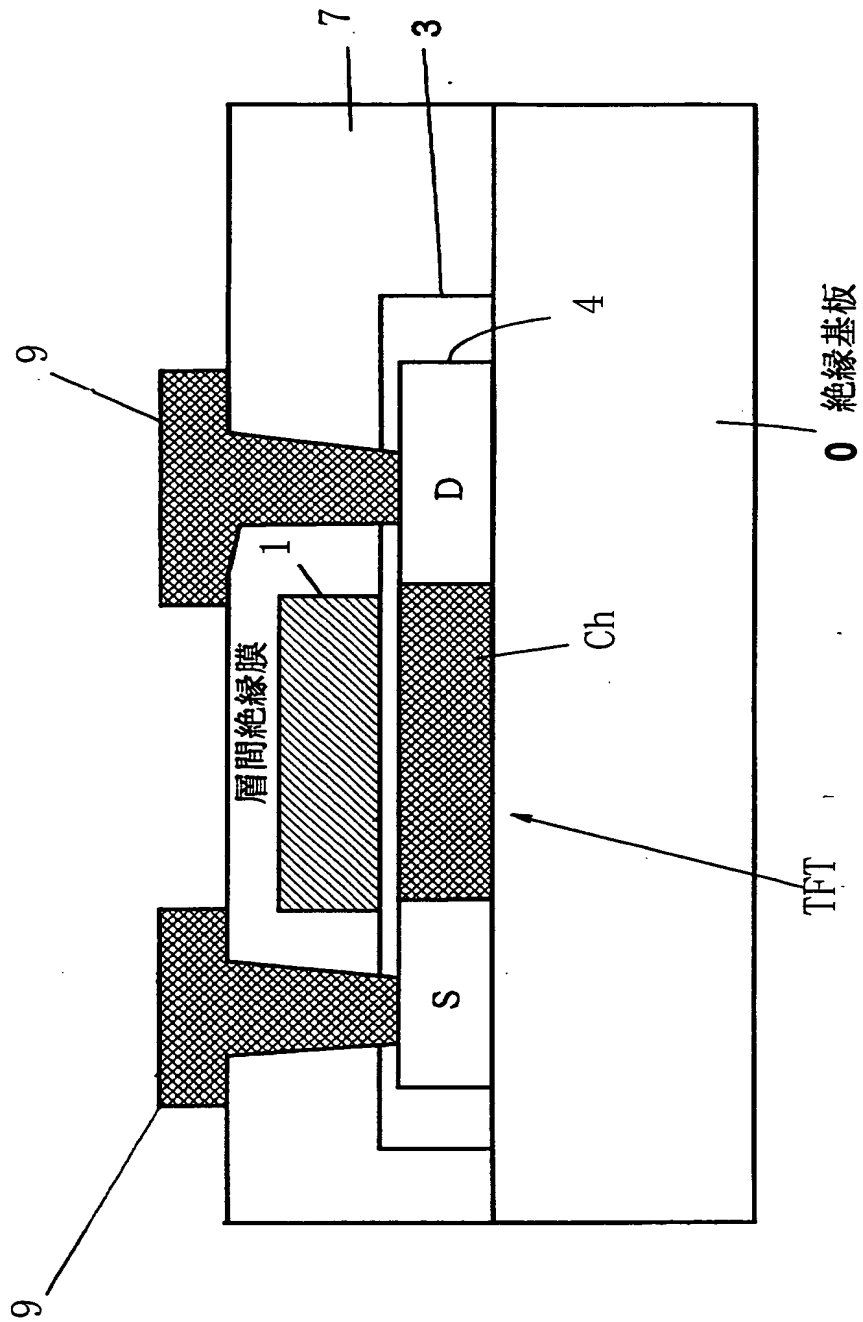
【図3】



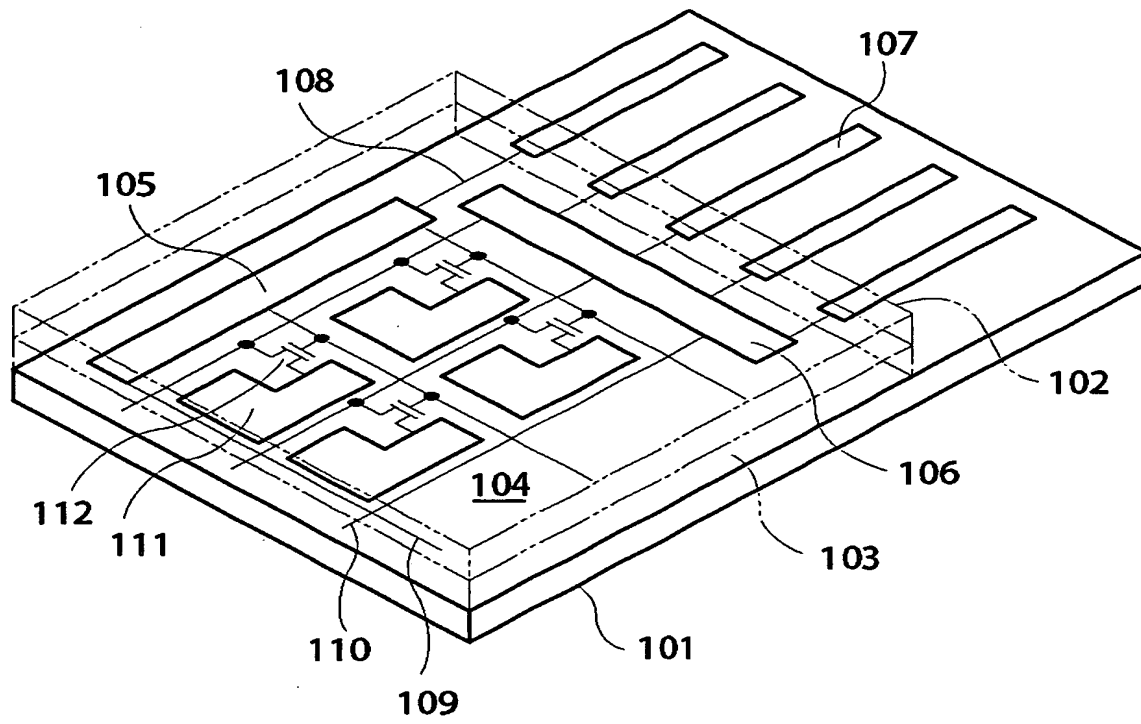
【図4】



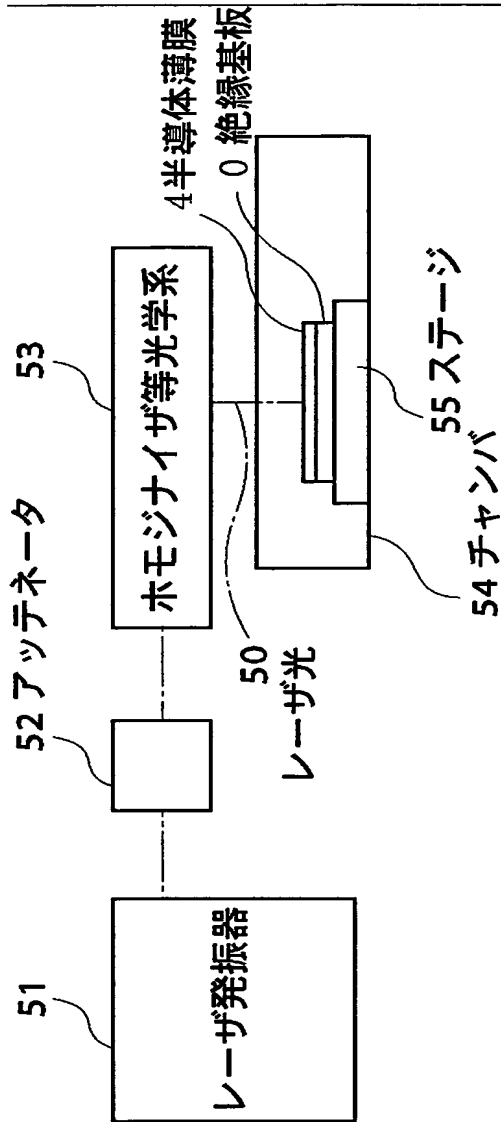
【図 5】



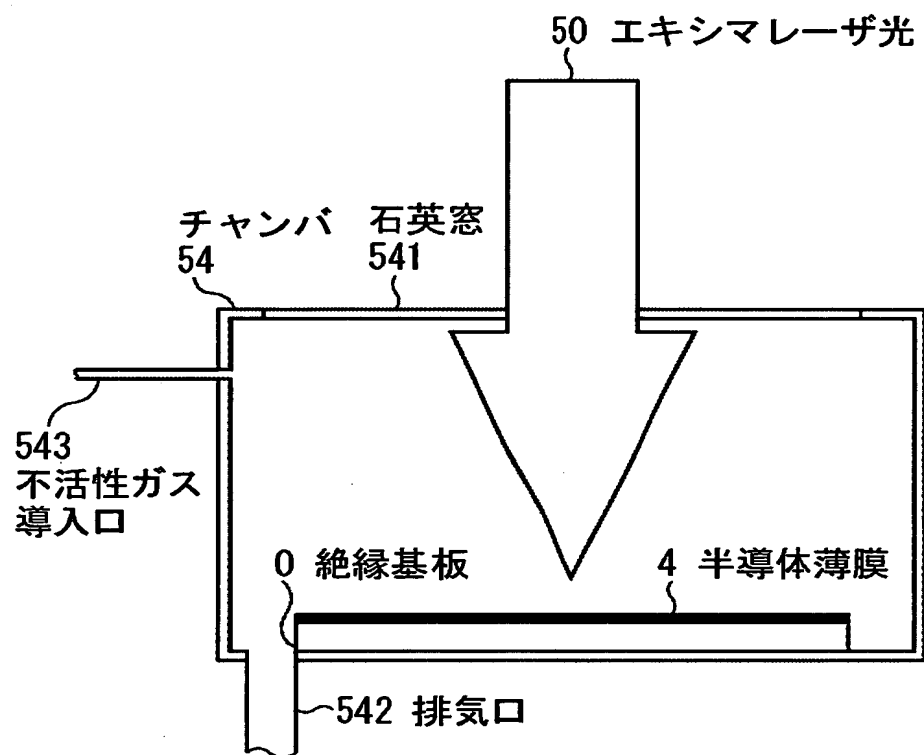
【図 6】



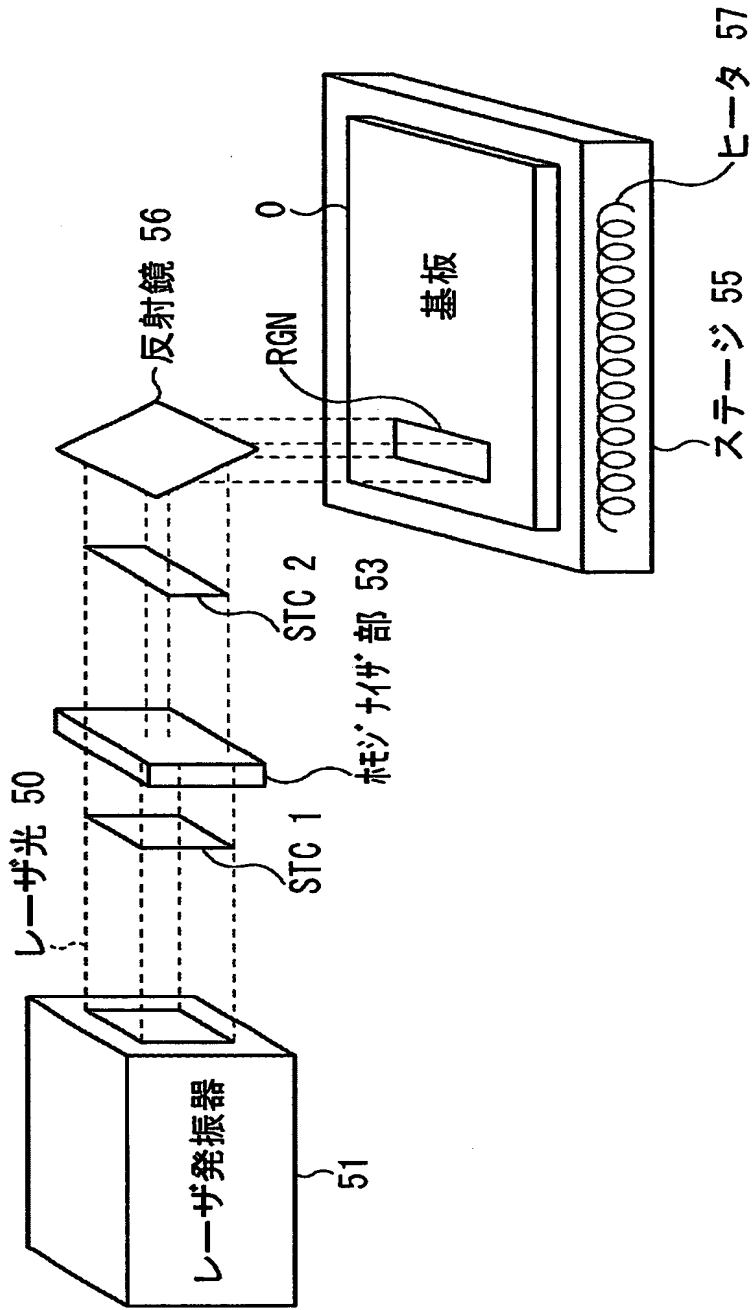
【図 7】



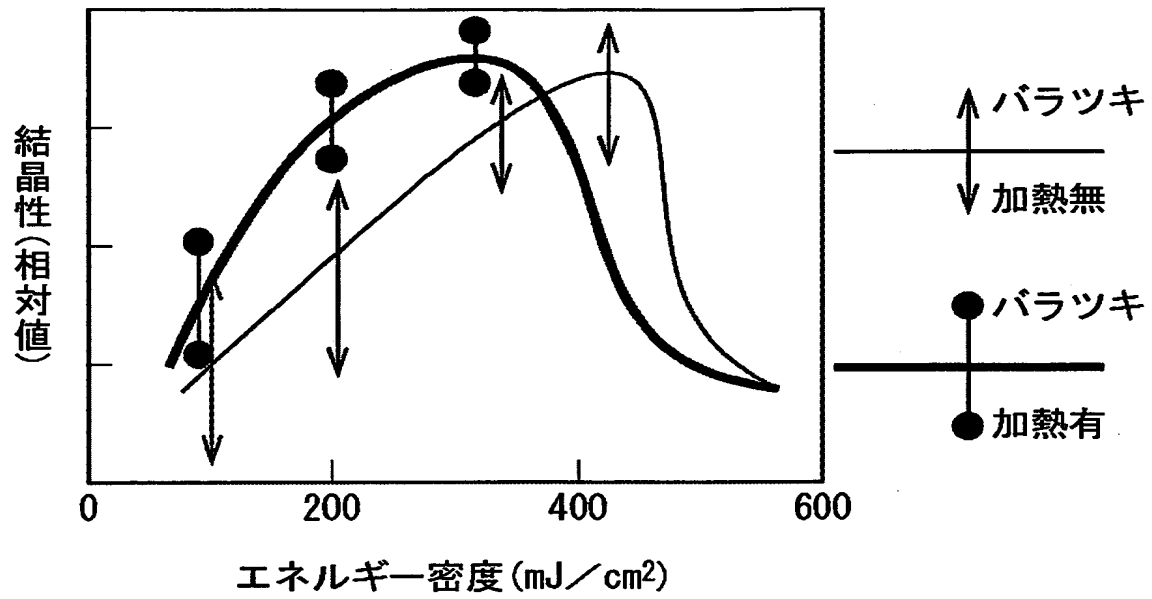
【図 8】



【図 9】

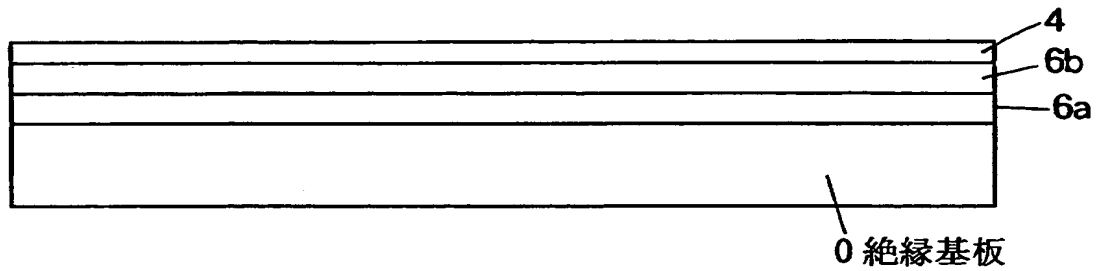


【図 10】

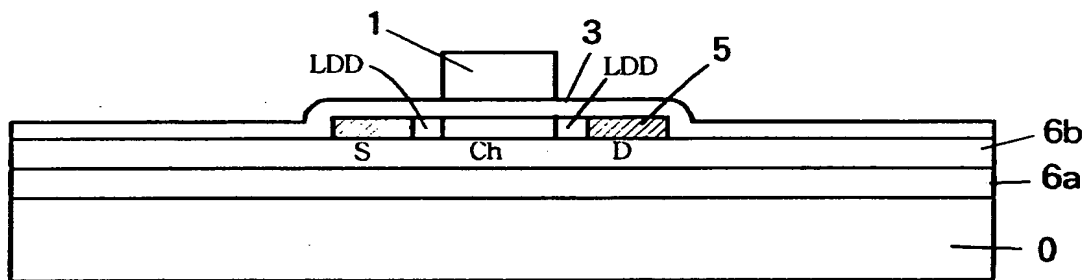


【図 1 1】

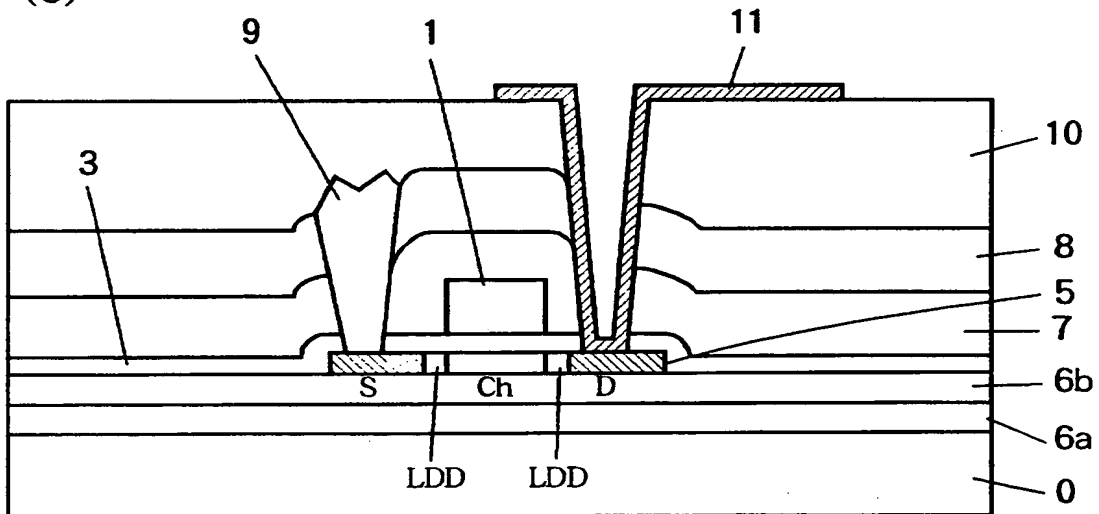
(a)



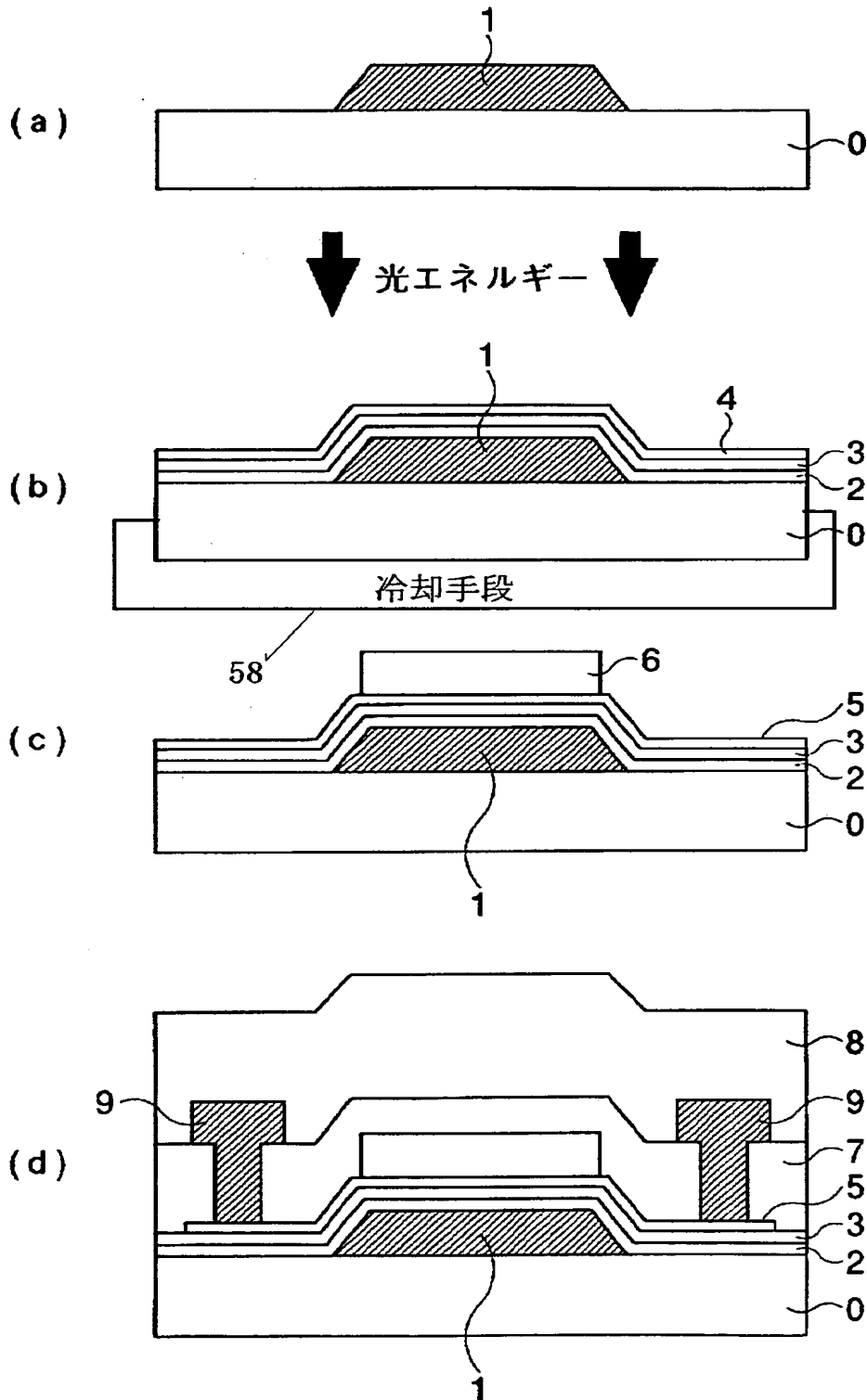
(b)



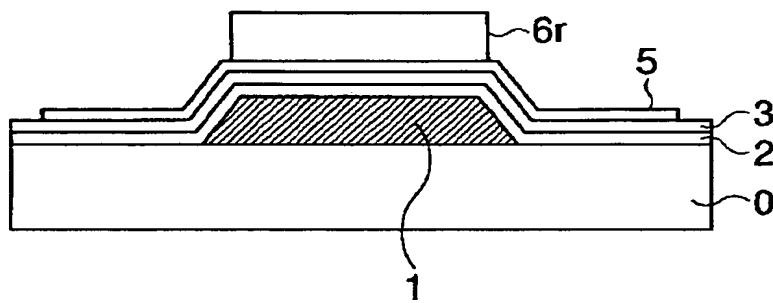
(c)



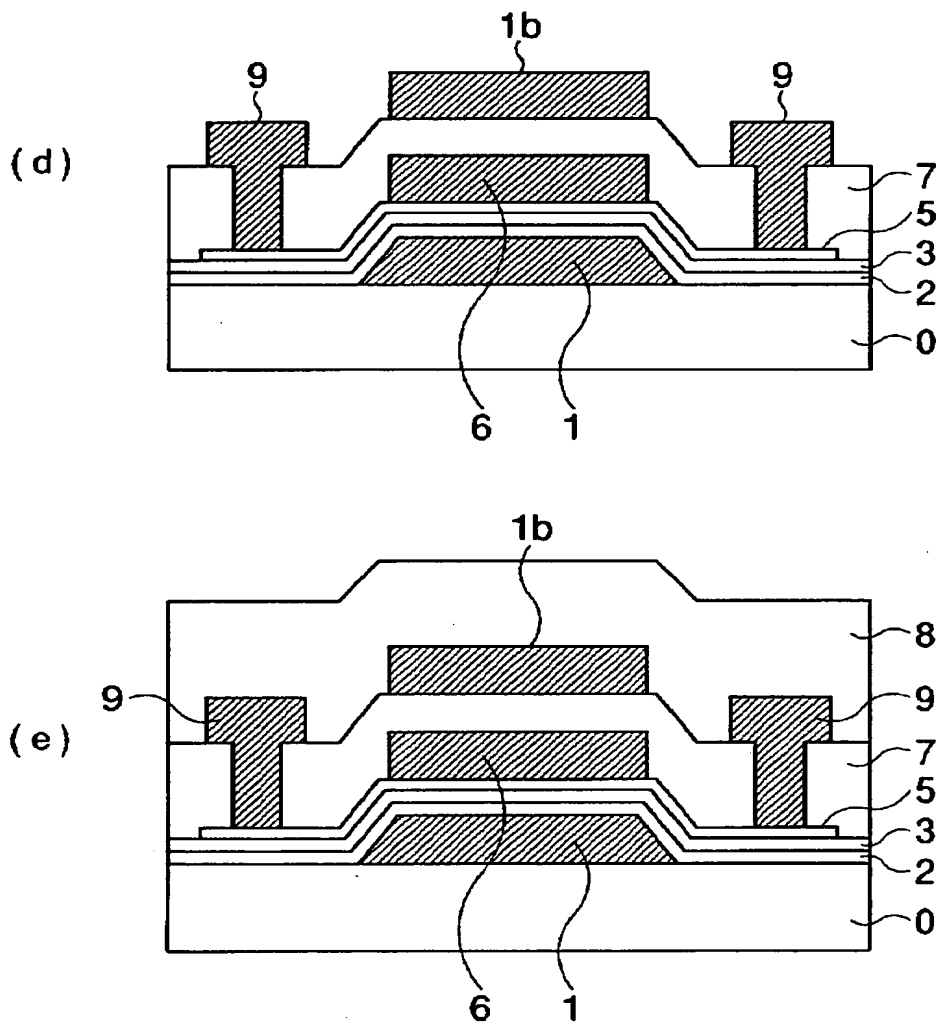
【図 12】



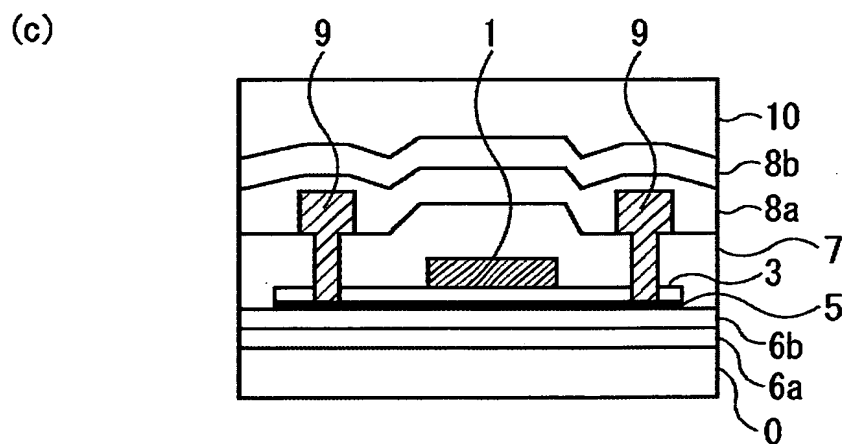
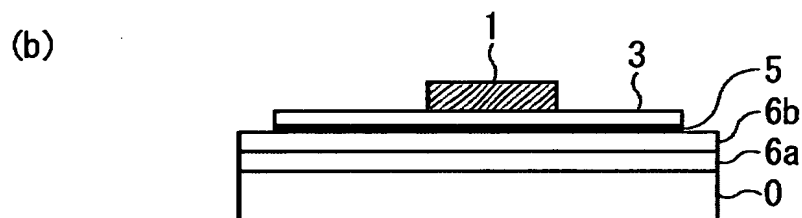
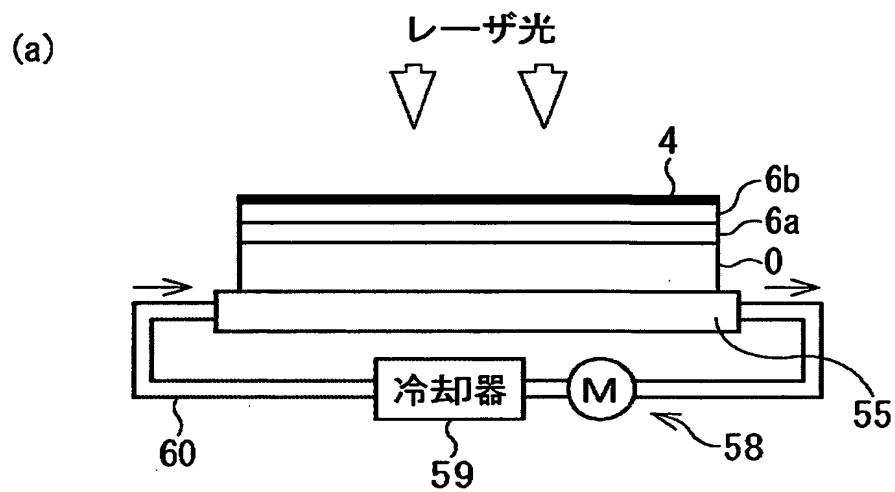
【図 13】



【図 14】



【図 15】



【書類名】 要約書

【要約】

【課題】 レーザ光を用いた半導体薄膜の結晶化方法を改善して、高品質の多結晶の薄膜を得る。

【解決手段】 基板 0 の表面に非単結晶の半導体薄膜 4 を形成する成膜工程を行った後、レーザ光を照射して非単結晶の半導体薄膜 4 を多結晶に転換するアニール工程を行なう。アニール工程は、立ち上がりから立ち下がりまで 5 0 n s 以上の発光時間幅を有し且つ一定の断面積を有するレーザ光のパルスを少なくとも一回照射して、該断面積に対応する照射領域に含まれる半導体薄膜 4 を一括で多結晶に転換する。その際、立ち上がりから立ち下がりまでの間レーザ光のエネルギー強度を制御して所望の変化を付与する。これにより、多結晶の大粒径化又は均一化が可能になる。場合によっては、レーザ光を照射する際、基板 0 を非酸化雰囲気下に置き、更に加熱又は冷却しても良い。

【選択図】 図 1

出 願 人 履 歴 情 報

識別番号 [000002185]

1. 変更年月日	1990年 8月30日
[変更理由]	新規登録
住 所	東京都品川区北品川6丁目7番35号
氏 名	ソニー株式会社